



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2001351920 A**(43) Date of publication of application: **21.12.01**

(51) Int. Cl. **H01L 21/3205**  
**H01L 21/60**

(21) Application number: **2000170332**(22) Date of filing: **07.06.00**(71) Applicant: **MITSUBISHI ELECTRIC CORP**

(72) Inventor: **HARADA SHIGERU**  
**MATSUOKA TAKERU**  
**TAKEWAKA HIROMOTO**

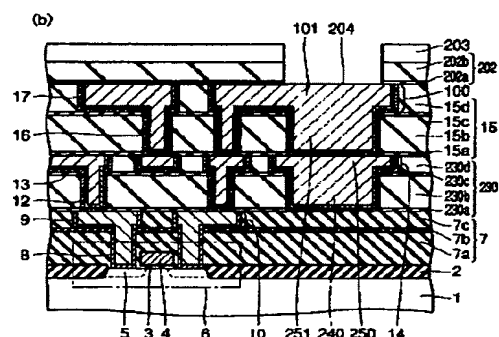
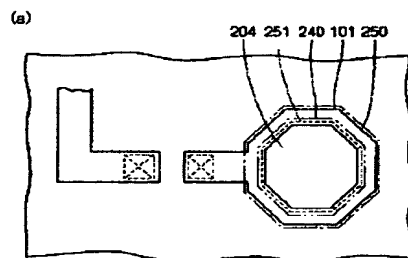
(54) **SEMICONDUCTOR DEVICE AND ITS  
 MANUFACTURING METHOD**

## (57) Abstract:

**PROBLEM TO BE SOLVED:** To provide a semiconductor device, having a structure which protects an insulating film around a pad electrode against cracking even if a load or an impact is applied to the pad electrode.

**SOLUTION:** The planar form of a primary electrode layer 101 of the pad electrode 101 is formed into a shape selected out of nearly a circle, an ellipse, a polygon having an internal angle larger than 90°, and a polygon having at least a chamfered or a rounded corner. The primary electrode layer 101 is connected to a lower electrode layer 250, located below through the intermediary of a connection hole 251, and a lower projection 240 is provided below the lower electrode layer 250. Furthermore, it is preferable that a stress buffering insulation wall or a stress buffering projection be provided at the corners.

COPYRIGHT: (C)2001,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-351920  
(P2001-351920A)

(43) 公開日 平成13年12月21日 (2001. 12. 21)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームト <sup>*</sup> (参考)
H 0 1 L 21/3205		H 0 1 L 21/60	3 0 1 P 5 F 0 3 3
21/60	3 0 1	21/88	T 5 F 0 4 4

審査請求 未請求 請求項の数17 O L (全 36 頁)

(21) 出願番号 特願2000-170332(P2000-170332)

(22) 出願日 平成12年6月7日 (2000. 6. 7)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 原田 繁

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 松岡 長

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100064746

弁理士 深見 久郎 (外4名)

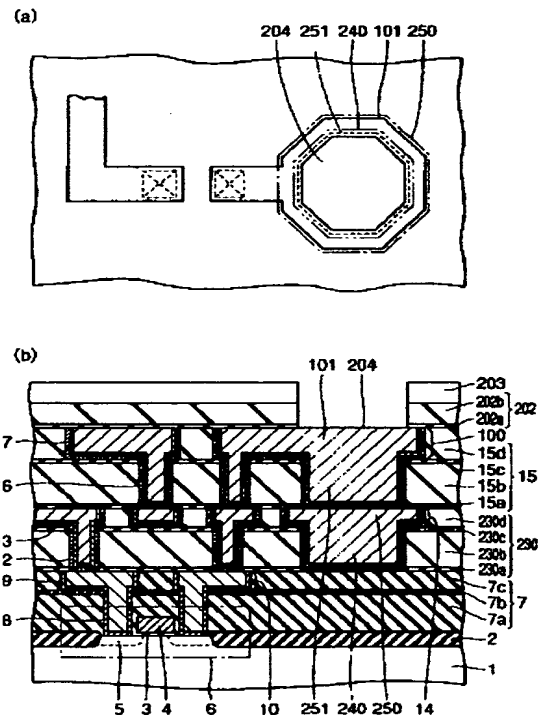
最終頁に続く

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 パッド電極に荷重または衝撃力が加わっても、周囲の絶縁膜にクラックが発生しにくい構造の半導体装置を提供する。

【解決手段】 パッド電極の主電極層101の平面形状は、略円形、略楕円形、少なくとも1つの内角が90°より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形の組合せからなる群から選ばれた平面形状とする。主電極層101は、接続孔251を介して下方に位置する下側電極層250と接続され、下側電極層250の下側には、下側突出部240が設けられる。さらに好ましくは、これらの角部には、応力緩衝用絶縁壁や応力緩衝用突出部を設ける。



**【特許請求の範囲】**

【請求項1】 導電性の電極材質から実質的に構成されたパッド部と、

前記パッド部の少なくとも底面と側面とにおいて、前記パッド部の少なくとも一部を被覆する下敷膜とを含む、パッド電極を備え、

前記下敷膜の材質が前記電極材質より硬い材質であり、前記パッド部の上面の少なくとも一部を配線と接続するために露出し、

前記パッド電極の平面形状は、略円形、略楕円形、少なくとも1つの内角が90°より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形の組合せからなる群から選ばれた平面形状であり、前記パッド電極は、下方に向かって部分的に突出した下側突出部を含み、

前記下側突出部の平面形状は、略円形、略楕円形、少なくとも1つの内角が90°より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形の組合せからなる群から選ばれた平面形状である、半導体装置。

【請求項2】 導電性の電極材質から実質的に構成されたパッド部と、

前記パッド部の少なくとも底面と側面とにおいて、前記パッド部の少なくとも一部を被覆する下敷膜とを含む、パッド電極を備え、

前記下敷膜の材質が前記電極材質より硬い材質であり、前記パッド部の上面の少なくとも一部を配線と接続するために露出し、

前記パッド電極の平面形状は、略円形、略楕円形、少なくとも1つの内角が90°より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形の組合せからなる群から選ばれた平面形状であり、前記パッド電極は、前記電極材質からなる主電極層と、前記主電極層の上側に接する上側電極層とを含み、前記上側電極層は、略円形、略楕円形、少なくとも1つの内角が90°より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形の組合せからなる群から選ばれた平面形状である、半導体装置。

【請求項3】 導電性の電極材質から実質的に構成されたパッド部と、

前記パッド部の少なくとも底面と側面とにおいて、前記パッド部の少なくとも一部を被覆する下敷膜とを含む、パッド電極を備え、

前記下敷膜の材質が前記電極材質より硬い材質であり、前記パッド部の上面の少なくとも一部を配線と接続するために露出し、

前記パッド電極の平面形状は、略円形、略楕円形、少なくとも1つの内角が90°より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形の組合せからなる群から選ばれた平面形状であり、

前記パッド電極は、前記電極材質からなる主電極層と、前記主電極層の下側に、前記主電極層の平面形状の外周の内側近傍において前記外周に沿う形状の外周を有する接続孔を介して接続された下側電極層とを含み、

前記下側電極層および前記接続孔の少なくとも一方の平面形状は、略円形、略楕円形、少なくとも1つの内角が90°より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形の組合せからなる群から選ばれた平面形状である、半導体装置。

【請求項4】 前記下側電極層は、下方に向かって部分的に突出した下側突出部を有し、前記下側突出部の平面形状は、略円形、略楕円形、少なくとも1つの内角が90°より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形の組合せからなる群から選ばれた平面形状である、請求項3に記載の半導体装置。

【請求項5】 導電性の電極材質から実質的に構成されたパッド部と、

前記パッド部の少なくとも底面と側面とにおいて、前記パッド部の少なくとも一部を被覆する下敷膜とを含む、パッド電極を備え、

前記下敷膜の材質が前記電極材質より硬い材質であり、前記パッド部の上面の少なくとも一部を配線と接続するために露出し、

前記パッド電極は、その角部領域において前記パッド部を分割する応力緩衝用絶縁壁を含む、半導体装置。

【請求項6】 前記下側突出部は、その角部領域において前記パッド部を分割する応力緩衝用絶縁壁を含む、請求項1に記載の半導体装置。

【請求項7】 前記主電極層は、その角部領域において前記パッド部を分割する応力緩衝用絶縁壁を含む、請求項2に記載の半導体装置。

【請求項8】 前記下側電極層および前記接続孔の少なくとも一方は、その角部領域において前記パッド部を分割する応力緩衝用絶縁壁を含む、請求項3に記載の半導体装置。

【請求項9】 前記下側突出部は、その角部領域において前記パッド部を分割する応力緩衝用絶縁壁を含む、請求項4に記載の半導体装置。

【請求項10】 導電性の電極材質から実質的に構成されたパッド部と、

前記パッド部の少なくとも底面と側面とにおいて、前記パッド部の少なくとも一部を被覆する下敷膜とを含む、パッド電極を備え、

前記下敷膜の材質が前記電極材質より硬い材質であり、前記パッド部の上面の少なくとも一部を配線と接続するために露出し、

前記パッド電極は、その角部領域において突出した応力緩衝用突出部を含む、半導体装置。

【請求項11】 前記下側突出部は、その角部領域にお

いて突出した応力緩衝用突出部を含む、請求項1に記載の半導体装置。

【請求項12】 前記主電極層は、その角部領域において突出した応力緩衝用突出部を含む、請求項2に記載の半導体装置。

【請求項13】 前記下側電極層および前記接続孔の少なくとも一方は、その角部領域において突出した応力緩衝用突出部を含む、請求項3に記載の半導体装置。

【請求項14】 前記下側突出部は、その角部領域において前記パッド部を分割する応力緩衝用突出部を含む、請求項4に記載の半導体装置。

【請求項15】 平面形状が、略円形、略楕円形、少なくとも1つの内角が $90^\circ$ より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形、ならびに、これらの少なくとも一部分を含む形状の組合せからなる群から選ばれた平面形状となるような凹部を形成する凹部形成工程と、前記凹部の内面に少なくとも一部を被覆する下敷膜を形成する下敷膜形成工程と、前記絶縁膜で覆われた前記凹部に導電性の電極材質を埋め込むパッド部形成工程とを含む、前記凹部形成工程は、第1の凹部を形成する工程と、前記第1の凹部の一部分においてさらに深く凹む第2の凹部を形成する工程とを含む、半導体装置の製造方法。

【請求項16】 平面形状が、略円形、略楕円形、少なくとも1つの内角が $90^\circ$ より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形、ならびに、これらの少なくとも一部分を含む形状の組合せからなる群から選ばれた平面形状となるような凹部を形成する凹部形成工程と、前記凹部の内面に少なくとも一部を被覆する下敷膜を形成する下敷膜形成工程と、前記絶縁膜で覆われた前記凹部に導電性の電極材質を埋め込むパッド部形成工程とを含む、前記凹部形成工程は、パッド部本体となる凹部本体を形成する工程と、その角部領域に応力緩衝用絶縁壁を形成するための絶縁壁凹部を形成する工程とを含む、半導体装置の製造方法。

【請求項17】 平面形状が、略円形、略楕円形、少なくとも1つの内角が $90^\circ$ より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形、ならびに、これらの少なくとも一部分を含む形状の組合せからなる群から選ばれた平面形状となるような凹部を形成する凹部形成工程と、前記凹部の内面に少なくとも一部を被覆する下敷膜を形成する下敷膜形成工程と、前記絶縁膜で覆われた前記凹部に導電性の電極材質を埋め込むパッド部形成工程とを含む、前記凹部形成工程は、パッド部本体となる凹部本体を形

成する工程と、その角部領域に突出した応力緩衝用突出部を形成するための緩衝用凹部を形成する工程とを含む、

半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置およびその製造方法に関するものであり、特に、半導体基板上の半導体素子と外部端子とを接続するための電極として用いられるパッド電極の構造を有する、半導体装置およびその製造方法に関するものである。

【0002】

【従来の技術】半導体装置において、デバイス的高速化・高性能化実現のための配線遅延低減（配線抵抗低減）や配線許容電流密度増加の目的で、従来のアルミニウム（Al）を主成分にする配線に代わり、より抵抗が低く信頼性の高い銅（Cu）を主成分とする配線が用いられるようになってきた。

【0003】パッド電極は、通常、最上層の金属配線を用いて配線と同時に形成され、この部分に直接ワイヤをボンディングするワイヤボンディング法や、バンプ電極のような接続電極を形成した後これらを介して接続するフリップチップ法などの方法により、外部端子と接続している。なお、配線の材料として用いられる銅は、ドライエッチングでの微細加工性に乏しいので、配線の形成には、化学機械研磨（CMP：Chemical Mechanical Polishing）法を用いた埋込配線（ダマシ）法が主に用いられている。そのため、通常、ボンディングパッド電極も埋込配線法を利用して形成される。

【0004】このような銅配線を用いた従来の半導体装置の断面構造の一例を図122に示す。

【0005】図122に示されるように、半導体基板1の上に素子分離絶縁膜2、ゲート絶縁膜3、ゲート電極4、不純物拡散層5が形成され、MOS（Metal Oxide Semiconductor）トランジスタ6を構成している。さらにその上側に下地絶縁膜7が形成されており、第1の配線溝9を含む第1の金属（W）配線層10から下に向けて下地絶縁膜7を貫通する形にコンタクトホール8が構成されている。さらに下地絶縁膜7の上側に第1の層間絶縁膜11が形成されており、第2の配線溝13を含む第2の金属（Cu）配線層14から下に向けて第1の層間絶縁膜11を貫通する形に第1のビアホール12が形成されている。さらに第1の層間絶縁膜11の上側に第2の層間絶縁膜15が形成されており、第3の配線溝17を含む第3の金属（Cu）配線層18から下に向けて第2の層間絶縁膜15を貫通する形に第2のビアホール16が形成されている。第3の金属（Cu）配線層18の一部は、パッド電極19となっている。第2の層間絶縁膜15の上側には、保護絶縁膜20、バッファコート膜21が覆っているが、パッド電極19に対応する箇所

には、パッド電極開口部22としてパッド電極19が露出する形になっている。

【0006】また、図122に示した従来の半導体装置の製造方法を図123～図132を参照して、説明する。

【0007】この例では、配線層としてタングステン(W)配線と2層の銅(Cu)を重ねた3層金属配線構造であり、最上層の銅配線でパッド電極を形成している。なお、この場合、各々の金属配線層は、予め、接続孔と配線溝とを形成しておき、これらに金属膜を埋込んだ後に、化学機械研磨(CMP)法で研磨して不要部分の金属膜を除去するというデュアルダマシン(Dual Damascene)法と呼ばれる方法で形成する場合を例として示している。

【0008】図123に示すように、半導体基板1上に、素子分離絶縁膜2、ゲート絶縁膜3、ゲート電極4、不純物拡散層5からなるMOSトランジスタなどの半導体素子6を形成する。次に、半導体素子6上の全面にシリコン酸化膜(SiO)、リン(P)やボロン(B)などの不純物元素を含むシリコン酸化膜などからなる絶縁膜7a、配線溝加工の際のエッチングストップ層としてのシリコン窒化膜(SiN)7b、配線溝を形成するためのシリコン酸化膜(SiO)などの絶縁膜7cからなる3層構造の地下絶縁膜7を熱CVD(Chemical Vapor Deposition)法やプラズマCVD法などの方法で堆積する。

【0009】図124に示すように、写真製版・エッチング技術を用いて、地下絶縁膜7の所望の部分にコンタクトホール8と第1の配線溝9を形成する。このとき、シリコン窒化膜(SiN)7bはシリコン酸化膜7cに対するエッチング選択比が高いので、第1の配線溝9を加工する際のストップ膜として作用する。

【0010】図125に示すように、コンタクトホール8および第1の配線溝9を埋込むように、バリア金属膜10aとタングステン(W)膜10bを全面に堆積する。バリア金属膜10aとしては、半導体素子6の不純物拡散領域5と良好なオーミックコンタクトを得るために、たとえば、チタン(Ti)5～50nmと窒化チタン(TiN)10～100nmの積層膜が用いられ、PVD(Physical Vapor Deposition)法やCVD法で堆積する。一方、タングステン(W)膜10bは、六フッ化タングステン(WF<sub>6</sub>)と水素(H<sub>2</sub>)の還元反応を利用した熱CVD法で堆積する。

【0011】図126に示すように、たとえば、過酸化水素水(H<sub>2</sub>O<sub>2</sub>)ベースのアルミナ研磨剤を用いた化学機械研磨(CMP)法で、コンタクトホール8と第1の配線溝9以外のタングステン膜10b、バリア金属膜(TiN/Ti)膜10aを除去し、第1の埋込金属(W)配線層10を形成する。タングステン配線層10の膜厚は、通常100～300nm程度である。

【0012】図127に示すように、第1の金属(W)配線層10の上に、シリコン酸化膜(SiO)などの絶縁膜11a、シリコン窒化膜(SiN)11b、シリコン酸化膜(SiO)などの絶縁膜11cからなる3層構造の第1の層間絶縁膜11をプラズマCVD法などの方法で堆積する。さらに、写真製版・エッチング技術を用いて、第1の層間絶縁膜11の所望の部分に第1のビアホール12と第2の配線溝13を形成する。

【0013】図128に示すように、第1のビアホール12および第2の配線溝13を埋込むように、下敷膜14aと銅(Cu)膜14b、14cを全面に堆積する。下敷膜14aは、銅(Cu)が周囲のシリコン酸化膜などの絶縁膜中に拡散するのを防止する作用を有し、通常、タンタル(Ta)膜、窒化タンタル(TaN)膜、タンタルと窒化タンタルの積層膜(TaN/Ta)、窒化チタン(TiN)膜、チタンと窒化チタンの積層膜(TiN/Ti)などを10～100nm程度PVD法やCVD法を用いて堆積する。さらに、電解めっき用の下敷膜として銅シード膜14bをPVD法やCVD法で全面に堆積した後に、たとえば、硫酸銅を主成分とするめっき液を用いた電解めっき法により銅めっき膜14cを500～1000nm程度全面に堆積する。

【0014】図129に示すように、たとえば、過酸化水素水(H<sub>2</sub>O<sub>2</sub>)ベースのアルミナ研磨剤を用いた化学機械研磨(CMP)法で、第1のビアホール12と第2の配線溝13以外の銅(Cu)膜14c、14b、下敷膜14aを除去し、第2の埋込金属(Cu)配線層14を形成する。銅配線層の膜厚は、用途にもよるが、通常、300～500nm程度である。

【0015】図130に示すように、第2の金属配線層14の上に、銅の拡散防止膜としてシリコン窒化膜15a、シリコン酸化膜などの絶縁膜15b、シリコン窒化膜15c、シリコン酸化膜などの絶縁膜15dからなる4層構造の第2の層間絶縁膜15をプラズマCVD法などの方法で堆積する。写真製版・エッチング技術を用いて、第2の層間絶縁膜15の所望の部分に第2のビアホール16と第3の配線溝17を形成する。前述と同様の方法により、第2のビアホール16および第3の配線溝17を埋込むように、下敷膜18aと銅シード膜18b、銅めっき膜18cを全面に1.5～3.0μm程度堆積した後に、化学機械研磨法で第2のビアホール16と第3の配線溝17以外の銅膜18c、18b、下敷膜18aを除去し、第3の埋込金属(Cu)配線層18を形成する。なお、通常、最上層の金属配線層で外部端子と接続するためのパッド電極19も同時に形成する。最上層の金属配線層としては、ワイヤボンディング性を考慮して、通常、0.8～1.5μm程度の比較的厚膜の金属(Cu)配線が用いられる。

【0016】図131に示すように、第3の金属(Cu)配線層18の上に、銅(Cu)の拡散防止層として

の緻密なシリコン窒化膜 (SiN) 20a を堆積した後、シリコン窒化膜 (SiN)、シリコン酸化膜 (SiO)、シリコン酸窒化膜 (SiON)、あるいは、これらの積層構造膜などの保護絶縁膜 20b を  $1.0\mu\text{m}$  程度堆積する。なお、保護絶縁膜 20b として用いられるシリコン窒化膜 (SiN) は、半導体基板の反りを低減したり、金属配線に過剰な荷重が加わるのを防止するために、膜応力を下げる必要があることから、銅の拡散防止層として用いられるシリコン窒化膜 (SiN) 20a より膜密度は小さい。さらに、その上に、必要に応じてポリイミドなどのバフファコート膜 21 を  $5\sim 10\mu\text{m}$  程度、第2の保護絶縁膜として形成し、ワイヤボンディング法などの方法で外部端子 (図示せず) と接続するために、パッド電極 19 の所望部分に開口部 22 を設ける。

【0017】図132に示すように、半導体基板1を個々のチップに分割し、これらのチップ裏面をリードフレームや実装基板に樹脂や半田などにより接着し (図示省略)、その後、パッド電極開口部 22 の露出した銅配線層の部分に、超音波や熱圧着などの方法で金 (Au) や銅 (Cu) ワイヤ 23 をボンディングし、パッド電極 19 とボンディングワイヤ 23 の接続界面に金属間化合物層 (Cuパッド電極とAuワイヤの場合)、あるいは、相互拡散膜 (Cuパッド電極とCuワイヤの場合) 24 を形成する。最後に、全体をモールド樹脂 25 で封じることにより、図51に示す従来の半導体装置が得られる。

#### 【0018】

【発明が解決しようとする課題】ただ、上述のような方法で形成した埋込配線構造でパッド電極を形成した場合、パッド電極 61 の底面と側壁に硬い下敷膜 61a があり、パッド電極 61 の周囲を囲んでいる絶縁膜層と強く接着しているため、図134、図135に示すように、ワイヤボンディング時に加わる荷重または衝撃力が周囲の絶縁膜層に直接伝わり、絶縁膜層にクラックが発生しやすいという問題があった。

【0019】たとえば、図133のように、ドライエッチング法によりパターンニングするという方法でパッド電極 51 を形成した場合は、パッド電極 51 の側面には硬い下敷膜 51a はなく、パッド電極 51 の側壁を覆っている保護絶縁膜 52 の膜厚も比較的小さい。また、その上のポリイミドなどのバフファコート膜 53 の機械的弾性が大きい。そのため、ワイヤ 55 をパッド電極 51 にボンディングする際に、荷重または衝撃力 56、57 が加わっても、パッド電極 51 が横方向にわずかに変形し、これを緩衝する作用を及ぼすので、層間絶縁膜 50 や保護絶縁膜 52 にクラックが発生することはない。

【0020】一方、図134のように、ダマシン法のような埋込配線プロセスで形成したパッド電極 61 の場合には、パッド電極 61 の底面と側壁はともに硬い下敷膜

61a があり、パッド電極 61 周囲を一面に覆っている層間絶縁膜 60 と強く接着している。そのため、ワイヤ 65 をパッド電極 61 にボンディングする際に、荷重または衝撃力 66、67 が加わると、この荷重または衝撃力は、周囲の層間絶縁膜 60 に直接伝わってしまう。特に、パッド電極 61 の角部 68 には応力 (衝撃力) 集中が起こり、層間絶縁膜 60 のクラック 69 が発生し、ボンディングワイヤ 65 の剥がれや強度低下、あるいは、信頼性上の不具合を引き起こすという問題点があった。

【0021】なお、パッド電極上にバンプ電極などの接続用電極を設けている場合でも、外部端子とのボンディング時に、バンプ電極を介して荷重または衝撃力が加わるので、上記と同様に層間絶縁膜にクラックが発生するという問題点があった。

【0022】そこで、本発明は、パッド電極上に外部端子をボンディングする際に、バンプ電極を介して荷重または衝撃力が加わっても、周囲の絶縁膜層にクラックが発生しにくいパッド電極を有する半導体装置を提供することを目的とする。

#### 【0023】

【課題を解決するための手段】上記目的を達成するため、本発明に基づく半導体装置の一つの局面では、導電性の電極材質から実質的に構成されたパッド部と、上記パッド部の少なくとも底面と側面とにおいて、上記パッド部の少なくとも一部を被覆する下敷膜とを含む、パッド電極を備え、上記下敷膜の材質が上記電極材質より硬い材質であり、上記パッド部の上面の少なくとも一部を配線と接続するために露出し、上記パッド電極の平面形状は、略円形、略楕円形、少なくとも1つの内角が  $90^\circ$  より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形の組合せからなる群から選ばれた平面形状であり、上記パッド電極は、下方に向かって部分的に突出した下側突出部を含み、上記下側突出部の平面形状は、略円形、略楕円形、少なくとも1つの内角が  $90^\circ$  より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形の組合せからなる群から選ばれた平面形状である。

【0024】上記構成を採用することにより、パッド電極に下側突出部が加わった分、パッド電極の実効厚みが大きくなるため、ワイヤボンディング時の衝撃力を緩和することができる。また、下側突出部が上記平面形状であることによって、下側突出部の角部への応力集中が緩和される。したがって、外部端子との接続強度を十分に確保し得る条件で安定してワイヤボンディングすることができる。

【0025】また、本発明に基づく半導体装置の他の局面では、導電性の電極材質から実質的に構成されたパッド部と、上記パッド部の少なくとも底面と側面とにおいて、上記パッド部の少なくとも一部を被覆する下敷膜とを含む、パッド電極を備え、上記下敷膜の材質が上記電

極材質より硬い材質であり、上記パッド部の上面の少なくとも一部を配線と接続するために露出し、上記パッド電極の平面形状は、略円形、略楕円形、少なくとも1つの内角が $90^\circ$ より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形の組合せからなる群から選ばれた平面形状であり、上記パッド電極は、上記電極材質からなる主電極層と、上記主電極層の上側に接する上側電極層とを含み、上記上側電極層は、略円形、略楕円形、少なくとも1つの内角が $90^\circ$ より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形の組合せからなる群から選ばれた平面形状である。

【0026】上記構成を採用することにより、パッド電極が主電極層と上側電極層との2枚重ねの構造となるため、実効厚みが増し、ワイヤボンディング時の衝撃力を緩和することができる。また、主電極層、上側電極層とも上記平面形状としているため角部への応力集中を緩和することができる。したがって、層間絶縁膜にクラックが発生することを防止することができる。

【0027】本発明に基づく半導体装置のさらに他の局面においては、導電性の電極材質から実質的に構成されたパッド部と、上記パッド部の少なくとも底面と側面とにおいて、上記パッド部の少なくとも一部を被覆する下敷膜とを含む、パッド電極を備え、上記下敷膜の材質が上記電極材質より硬い材質であり、上記パッド部の上面の少なくとも一部を配線と接続するために露出し、上記パッド電極の平面形状は、略円形、略楕円形、少なくとも1つの内角が $90^\circ$ より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形の組合せからなる群から選ばれた平面形状であり、上記パッド電極は、上記電極材質からなる主電極層と、上記主電極層の下側に、上記主電極層の平面形状の外周の内側近傍において上記外周に沿う形状の外周を有する接続孔を介して接続された下側電極層とを含み、上記下側電極層および上記接続孔の少なくとも一方の平面形状は、略円形、略楕円形、少なくとも1つの内角が $90^\circ$ より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形の組合せからなる群から選ばれた平面形状である。

【0028】上記構成を採用することにより、パッド電極の実効厚みが増え、ワイヤボンディング時の衝撃力を緩和させることができる。また、応力の集中しやすい下側電極層や接続孔の角部への応力集中も四角形の場合に比べて大幅に低減できる。したがって、層間絶縁膜にクラックが発生することを防止することができる。

【0029】上記発明において好ましくは、上記下側電極層は、下方に向かって部分的に突出した下側突出部を有し、上記下側突出部の平面形状は、略円形、略楕円形、少なくとも1つの内角が $90^\circ$ より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつ

けた略多角形の組合せからなる群から選ばれた平面形状である。

【0030】上記構成を採用することにより、パッド電極の実効厚みをさらに増すこととなり、ワイヤボンディング時の下側突出部の角部への応力集中も緩和することができる。したがって、層間絶縁膜にクラックが発生するのを防止することができる。

【0031】本発明に基づく半導体装置のさらに他の局面においては、導電性の電極材質から実質的に構成されたパッド部と、上記パッド部の少なくとも底面と側面とにおいて、上記パッド部の少なくとも一部を被覆する下敷膜とを含む、パッド電極を備え、上記下敷膜の材質が上記電極材質より硬い材質であり、上記パッド部の上面の少なくとも一部を配線と接続するために露出し、上記パッド電極は、その角部領域において上記パッド部を分割する応力緩衝用絶縁壁を含む。

【0032】上記構成を採用することにより、ワイヤボンディングなどの際に、荷重または衝撃力が加わったとしても、応力集中の起こりやすいパッド電極角部において、応力緩衝用絶縁壁301が微小な弾性変形をすることにより応力を緩衝するため、この部分の層間絶縁膜には小さな応力（衝撃力）しか加わらない。したがって、パッド電極角部の層間絶縁膜にクラックが発生することを防止することができる。

【0033】上記発明において好ましくは、上記下側突出部は、その角部領域において上記パッド部を分割する応力緩衝用絶縁壁を含む。

【0034】上記構成を採用することにより、ワイヤボンディングの際に荷重または衝撃力が加わったとしても、応力集中の起こりやすい下側突出部の角部において、応力緩衝用絶縁壁が微小な弾性変形をすることにより応力を緩衝するため、この部分の層間絶縁膜には小さな応力（衝撃力）しか加わらない。したがって、下側突出部の角部近傍における層間絶縁膜のクラックの発生を防止することができる。

【0035】上記発明において好ましくは、上記主電極層は、その角部領域において上記パッド部を分割する応力緩衝用絶縁壁を含む。

【0036】上記構成を採用することにより、ワイヤボンディングの際に荷重または衝撃力が加わったとしても、応力集中の起こりやすい主電極層の角部において、応力緩衝用絶縁壁が微小な弾性変形をすることにより応力を緩衝するため、この部分の層間絶縁膜には小さな応力（衝撃力）しか加わらない。したがって、主電極層の角部近傍における層間絶縁膜のクラックの発生を防止することができる。

【0037】上記発明において好ましくは、上記下側電極層および上記接続孔の少なくとも一方は、その角部領域において上記パッド部を分割する応力緩衝用絶縁壁を含む。

【0038】上記構成を採用することにより、特に応力集中の起こりやすい下側電極層や接続孔の角部において、応力緩衝用絶縁壁が微小な弾性変形をすることにより応力を緩衝するため、この部分の層間絶縁膜には小さな応力（衝撃力）しか加わらない。したがって、下側電極層や接続孔の角部近傍の層間膜クラックを防止することができる。

【0039】上記発明において好ましくは、上記下側突出部は、その角部領域において上記パッド部を分割する応力緩衝用絶縁壁を含む。

【0040】上記構成を採用することにより、下側電極層の下側突出部の角部において、応力緩衝用絶縁壁が微小な弾性変形をすることにより応力を緩衝するため、この部分の層間絶縁膜には小さな応力（衝撃力）しか加わらない。したがって、下側突出部の角部の層間膜クラックを防止することができる。

【0041】本発明に基づく半導体装置のさらに他の局面においては、導電性の電極材質から実質的に構成されたパッド部と、上記パッド部の少なくとも底面と側面とにおいて、上記パッド部の少なくとも一部を被覆する下敷膜とを含む、パッド電極を備え、上記下敷膜の材質が上記電極材質より硬い材質であり、上記パッド部の上面の少なくとも一部を配線と接続するために露出し、上記パッド電極は、その角部領域において突出した応力緩衝用突出部を含む。

【0042】上記構成を採用することにより、ワイヤボンディングなどによってパッド電極101に荷重または衝撃力が加わっても、特に、応力集中の起こりやすいパッド電極の角部において、応力緩衝用突出部が微小な弾性変形をして応力（衝撃力）を緩衝する作用を及ぼすため、この近傍部分の層間絶縁膜には小さな応力（衝撃力）しか加わらない。したがって、パッド電極101の角部の層間膜クラックを防止することができる。

【0043】上記発明において好ましくは、上記下側突出部は、その角部領域において突出した応力緩衝用突出部を含む。

【0044】上記構成を採用することにより、ワイヤボンディング時にパッド電極に荷重または衝撃力が加わっても、特に応力集中の起こりやすい下側突出部の角部において、応力緩衝用突出部が微小な弾性変形をして応力（衝撃力）を緩衝する作用をするため、この部分の層間絶縁膜には小さな応力（衝撃力）しか加わらない。したがって、下側突出部の角部の層間膜クラックを防止することができる。

【0045】上記発明において好ましくは、上記主電極層は、その角部領域において突出した応力緩衝用突出部を含む。

【0046】上記構成を採用することにより、ワイヤボンディング時にパッド電極に荷重または衝撃力が加わっても、特に応力集中の起こりやすい主電極層の角部にお

いて、応力緩衝用突出部が微小な弾性変形をして応力（衝撃力）を緩衝する作用を及ぼすため、この部分の層間絶縁膜には小さな応力（衝撃力）しか加わらない。したがって、主電極層の角部の層間膜クラックを防止することができる。

【0047】上記発明において好ましくは、上記下側電極層および上記接続孔の少なくとも一方は、その角部領域において突出した応力緩衝用突出部を含む。

【0048】上記構成を採用することにより、ワイヤボンディング時にパッド電極に荷重または衝撃力が加わっても、特に応力集中の起こりやすい下側電極層や接続孔の角部において、応力緩衝用突出部が微小な弾性変形をして応力（衝撃力）を緩衝する作用を及ぼすため、この部分の層間絶縁膜には小さな応力（衝撃力）しか加わらない。したがって、下側電極層や接続孔の角部の層間膜クラックを防止することができる。

【0049】上記発明において好ましくは、上記下側突出部は、その角部領域において上記パッド部を分割する応力緩衝用突出部を含む。

【0050】上記構成を採用することにより、ワイヤボンディング時にパッド電極に荷重または衝撃力が加わっても、特に応力集中の起こりやすい下側電極層の下側突出部の角部において、応力緩衝用突出部が微小な弾性変形をして応力（衝撃力）を緩衝する作用を及ぼすため、この部分の層間絶縁膜には小さな応力（衝撃力）しか加わらない。したがって、下側電極層の下側突出部の角部の層間膜クラックを防止することができる。

【0051】本発明に基づく半導体装置の製造方法の一つの局面においては、平面形状が、略円形、略楕円形、少なくとも1つの内角が90°より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形、ならびに、これらの少なくとも一部分を含む形状の組合せからなる群から選ばれた平面形状となるような凹部を形成する凹部形成工程と、上記凹部の内面に少なくとも一部を被覆する下敷膜を形成する下敷膜形成工程と、上記絶縁膜で覆われた上記凹部に導電性の電極材質を埋め込むパッド部形成工程とを含み、上記凹部形成工程は、第1の凹部を形成する工程と、上記第1の凹部の一部分においてさらに深く凹む第2の凹部を形成する工程とを含む。

【0052】上記方法を採用することにより、上記平面形状を有し、かつ、下側突出部を含むパッド部を形成することとなるため、層間絶縁膜のクラックの発生を防止できる半導体装置を得ることができる。

【0053】本発明に基づく半導体装置の製造方法の他の局面においては、平面形状が、略円形、略楕円形、少なくとも1つの内角が90°より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形、ならびに、これらの少なくとも一部分を含む形状の組合せからなる群から選ばれた平面形状となるような



凹部を形成する凹部形成工程と、上記凹部の内面に少なくとも一部を被覆する下敷膜を形成する下敷膜形成工程と、上記絶縁膜で覆われた上記凹部に導電性の電極材質を埋め込むパッド部形成工程とを含み、上記凹部形成工程は、パッド部本体となる凹部本体を形成する工程と、その角部領域に応力緩衝用絶縁壁を形成するための絶縁壁凹部を形成する工程とを含む。

【0054】上記方法を採用することにより、上記平面形状を有し、かつ、応力緩衝用絶縁壁を含むパッド部を形成することとなるため、層間絶縁膜のクラックの発生を防止できる半導体装置を得ることができる。

【0055】本発明に基づく半導体装置の製造方法のさらに他の局面においては、平面形状が、略円形、略楕円形、少なくとも1つの内角が90°より大きい略多角形、および、少なくとも1つの角部に面取りや丸みをつけた略多角形、ならびに、これらの少なくとも一部分を含む形状の組合せからなる群から選ばれた平面形状となるような凹部を形成する凹部形成工程と、上記凹部の内面に少なくとも一部を被覆する下敷膜を形成する下敷膜形成工程と、上記絶縁膜で覆われた上記凹部に導電性の電極材質を埋め込むパッド部形成工程とを含み、上記凹部形成工程は、パッド部本体となる凹部本体を形成する工程と、その角部領域に突出した応力緩衝用突出部を形成するための緩衝用凹部を形成する工程とを含む。

【0056】上記方法を採用することにより、上記平面形状を有し、かつ、応力緩衝用突出部を含むパッド部を形成することとなるため、層間絶縁膜のクラックの発生を防止できる半導体装置を得ることができる。

#### 【0057】

【発明の実施の形態】本発明は、銅配線などの形成方法として使われている埋込配線法で形成したパッド電極においても、ワイヤボンディングなどの外部端子との接続工程で荷重または衝撃力が加わったとしても、パッド電極の周囲や角の絶縁膜にクラックが発生しにくいようにするためのものである。

#### 【0058】（実施の形態1）

（構成）本実施の形態における半導体装置の断面構造図を図1に示す。

【0059】図1に示されるように、半導体基板1の上に素子分離絶縁膜2、ゲート絶縁膜3、ゲート電極4、不純物拡散層5が形成され、MOSトランジスタ6を構成している。さらにその上側に下地絶縁膜7が形成されており、第1の配線溝9を含む第1の金属（W）配線層10から下に向けて下地絶縁膜7を貫通する形にコンタクトホール8が構成されている。さらに下地絶縁膜7の上側に第1の層間絶縁膜11が形成されており、第2の配線溝13を含む第2の金属（Cu）配線層14から下に向けて第1の層間絶縁膜11を貫通する形に第1のビアホール12が形成されている。さらに第1の層間絶縁膜11の上側に第2の層間絶縁膜15が形成されてお

り、第3の配線溝17を含む第3の金属（Cu）配線層18から下に向けて第2の層間絶縁膜15を貫通する形に第2のビアホール16が形成されている。第3の金属（Cu）配線層100の一部は、パッド電極101となっている。第2の層間絶縁膜15の上側には、保護絶縁膜102、バッファコート膜103が覆っているが、パッド電極101に対応する箇所には、パッド電極開口部104としてパッド電極101が露出する形になっている。

【0060】（製造方法）また、図1に示した本実施の形態における半導体装置の製造方法を図2、図3に示す。従来技術に基づいて図129に示した構造を形成した後、図2に示すように、第2の金属（Cu）配線層14の上に、銅（Cu）の拡散防止層としてシリコン窒化膜（SiN）15a、シリコン酸化膜（SiO）などの絶縁膜15b、シリコン窒化膜（SiN）15c、シリコン酸化膜（SiO）などの絶縁膜15dからなる4層構造の第2の層間絶縁膜15をプラズマCVD法などの方法で堆積する。

【0061】写真製版・エッチング技術を用いて、第2の層間絶縁膜15の所望の部分に第2のビアホール16と第3の配線溝17としての凹部を形成する。このとき、同時に、パッド電極を設ける部分にも凹部を形成するが、その形状を、従来の四角形に変わり、内角が90°よりも大きい多角形、たとえば、図1（a）に示すような八角形とする。

【0062】前述と同様の方法により、第2のビアホール16および第3の配線溝17を埋込むように、下敷膜100aと銅シード膜100b、銅めっき膜100cを全面に1.5～3.0μm程度堆積した後に、化学機械研磨法で第2のビアホール16と第3の配線溝17以外の銅膜18c、18b、下敷膜18aを除去し、第3の埋込金属（Cu）配線層100、パッド電極101を形成する。

【0063】なお、通常、最上層の金属（Cu）配線層はワイヤボンディングされることを考慮して、0.8～1.5μm程度の比較的厚膜の金属配線が用いられる。

【0064】図3に示すように、第3の金属（Cu）配線層100の上に、銅の拡散防止層としての緻密なシリコン窒化膜102aを堆積した後、シリコン窒化膜、シリコン酸化膜、シリコン酸窒化膜、あるいは、これらの積層構造膜などの保護絶縁膜102bを1.0μm程度堆積する。さらに、その上に、必要に応じてポリイミドなどのバッファコート膜103を5～10μm程度、第2の保護絶縁膜として形成し、ワイヤボンディング法などの方法で外部端子（図示省略）と接続するために、パッド電極101の所望部分に開口部104を設ける。

【0065】（作用・効果）以上のように、このような本発明の実施の形態によれば、図4、図5に示すように、パッド電極101の形状を正八角形としたので、ワ

イヤ105をボンディングするときに荷重または衝撃力106、107が加わっても、図6のように、パッド電極101の角部108への応力集中は四角形の場合に比べて大幅に低減できる。そのため、層間絶縁膜にクラックが発生するのを防止することが可能になる。

【0066】したがって、外部端子との接続強度を十分に確保し得る条件でボンディングできるので、接続を安定に、かつ、容易に行なうことができ、高品質の半導体装置が低コストで得られるという効果がある。また、相対的にボンディング時の荷重または衝撃力の許容値を高くする必要のあるパッド電極を縮小化した場合にも有効な方法となる。

【0067】なお、図1では、パッド電極101の形状が正八角形の場合について述べたが、所望の部分の内角を90°よりも大きい多角形としても同様の効果を奏する。

【0068】また、図7に断面図を示すが、平面図においては、図8に示すような円形のパッド電極あるいは楕円形のパッド電極、図9や図10に示すような所望の部分の角部に丸みや面取りをつけた形状としてもよい。さらに、これらの形状を部分的に採用したり、組合せて採用したパッド電極の形状としてもよい。

【0069】また、上記の実施の形態では、ボンディングパッド電極を構成する金属電極の主たる構成金属が銅である場合について述べたが、同様な埋込配線プロセスで形成する他の金属の場合でも同様の効果を奏する。たとえば、アルミニウムあるいはその合金を含む金属電極、金、銀、白金などの貴金属を含む金属電極に適用してもよい。

#### 【0070】（実施の形態2）

（構成）上記実施の形態では、パッド電極が最上層の金属（Cu）配線層で形成されており、均一な厚みである場合について述べたが、ボンディング時の荷重または衝撃力を緩和させるために、パッド電極の厚みを部分的に厚くし、この部分の主要な平面形状を実施の形態1と同様に、円形、楕円形、少なくとも1つの内角が90°よりも大きい多角形、少なくとも1つの角部に面取りや丸みをつけた多角形のいずれか、あるいは、これらの形状の部分適用や組合せとしても、同様の効果を奏する。このような本発明の他の実施の形態による半導体装置の構造を図11に示す。

【0071】図11（b）に示すように、パッド電極101には、下側突出部150が含まれている。他は、図1（b）に示したものと同様である。

【0072】（製造方法）また、図11に示した構造の製造方法を図12、図13に示す。図129に示した構造を形成した後、図12に示すように、第2の金属（Cu）配線層14の上に、銅の拡散防止層としてシリコン窒化膜15a、シリコン酸化膜などの絶縁膜15b、シリコン窒化膜15c、シリコン酸化膜などの絶縁膜15

dからなる4層構造の第2の層間絶縁膜15をプラズマCVD法などの方法で堆積する。

【0073】写真製版・エッチング技術を用いて、第2の層間絶縁膜15の所望の部分に第2のビアホール16と第3の配線溝17を形成する。このとき、第2のビアホール形成時にパッド電極形成領域の一部に凹部150を同時に形成するが、凹部の平面形状を内角90°よりも大きい多角形、たとえば図11（a）に示すように正八角形とする。また、配線溝形成時に、パッド電極を設ける部分にも配線溝を形成するが、その形状も実施の形態1と同様に内角が90°よりも大きい多角形、たとえば、正八角形とする。

【0074】前述と同様の方法により、第2のビアホール16、第3の配線溝17（パッド電極形成部を含む）、およびパッド電極形成領域の凹部150を埋込むように、下敷膜100aと銅シード膜100b、銅めっき膜100cとを全面に堆積した後に、化学機械研磨（CMP）法で第2のビアホール16と第3の配線溝17、パッド電極部101以外の銅膜18c、18b、下敷膜18aを除去し、第3の埋込金属（Cu）配線層100、パッド電極101を形成する。

【0075】なお、通常、最上層の金属（Cu）配線層はワイヤボンディング性を考慮して、0.8～1.5μm程度の比較的厚膜の金属（Cu）配線が用いられる。

【0076】図13に示すように、第3の金属（Cu）配線層100の上に、銅の拡散防止層としての緻密なシリコン窒化膜102aを堆積した後、シリコン窒化膜、シリコン酸化膜、シリコン酸窒化膜、あるいは、これらの積層構造膜などの保護絶縁膜102bを1.0μm程度堆積する。さらに、その上に、必要に応じてポリイミドなどのバフファコート膜103を5～10μm程度、第2の保護絶縁膜として形成し、ワイヤボンディング法などの方法で外部端子（図示省略）と接続するために、パッド電極101の所望部分に開口部104を設ける。

【0077】（作用・効果）以上のように、このような本発明の実施の形態によれば、図11に示すように、パッド電極101の一部分である下側突出部150を含ませることとして実質的なパッド電極厚みを厚くし、かつ、その部分の形状を正八角形としたので、ワイヤボンディングの際に荷重または衝撃力が加わっても、パッド電極の実効厚みが増えただけ緩和させることができ、また、応力が集中しやすい下側突出部150の角部への応力集中も四角形の場合に比べて大幅に低減できる。そのため、層間絶縁膜にクラックが発生することを防止することができる。したがって、外部端子との接続強度を十分に確保し得る条件でワイヤボンディングできるので、接続を安定に、かつ、容易に行なうことができ、高品質の半導体装置が低コストで得られるという効果がある。

【0078】また、相対的にボンディング時の荷重または衝撃力の許容値を高くする必要のあるパッド電極を縮

小化した場合にも有効な方法となる。

【0079】なお、図11では、下側突出部150の形状が正八角形の場合について述べたが、所望の部分の内角を $90^\circ$ よりも大きい多角形としても、同様の効果を奏する。また、図14、図15に示すような円形のパッド電極、あるいは、楕円形のパッド電極、図16や図17に示すような所望の部分の角部に丸みや面取りをつけた形状としてもよい。また、図18のように、下側突出部150の形状のみを上記のようにして、パッド電極101は従来形状、たとえば四角形としてもよい。さらに、下側突出部の形状として、これらの形状を部分的に採用したり組合せて採用してもよい。

#### 【0080】（実施の形態3）

（構成）さらに、パッド電極が第1の金属電極とその上に形成された第2の金属電極とからなり、第1の金属電極の主要な平面形状を、円形、楕円形、少なくとも1つの内角が $90^\circ$ よりも大きい多角形、少なくとも1つの角部に面取りや丸みをつけた多角形のいずれか、あるいは、その部分形状、または、それらの組合せとしても、同様の効果を奏する。

【0081】本実施の形態における半導体装置の構造を図19に示す。図19（b）に示すように、主電極層101の上側に上側電極層201が接している。パッド電極開口部204には、上側電極層201が露出している。他は、図1（b）に示したものと同様である。

【0082】（製造方法）また、図19の構造の製造方法を図20、図21に示す。図2に示した構造を形成するところまでは、実施の形態1と同じである。図2に示す第3の配線溝17形成時に、パッド電極を設ける部分にも配線溝を形成するが、その形状も実施の形態1と同様に、内角が $90^\circ$ よりも大きい多角形、たとえば、正八角形とする。その後、前述と同じ方法で、第3の金属（Cu）配線層100と第1のパッド電極101とを形成する。

【0083】図20に示すように、第3の金属（Cu）配線層100や第1のパッド電極101の上に重ねるように、第4の金属配線層200と第2のパッド電極201とを形成する。この金属配線層としては、たとえば、アルミニウムを主成分とする配線を用いることができる。下層の銅配線層とアルミニウムとの相互反応を防止するために、下敷膜200aとして、窒化チタン膜、チタンと窒化チタン膜の積層膜、タンタル膜、窒化タンタル膜、タンタルと窒化タンタルとの積層膜などをPVD法やCVD法を用いて全面に堆積する。その上に、Al-Cu膜などのアルミニウム合金膜200bと窒化チタン膜やシリコン酸窒化膜などの反射防止膜200cを堆積した後、写真製版・エッチング技術を用いて、第4の金属配線層200や第2のパッド電極201を形成する。このアルミニウム配線層200やパッド電極201の厚みは、パッド電極を第1のパッド電極と離れた構造

にしているので、 $0.3 \sim 1.0 \mu\text{m}$ 程度の厚みでよい。

【0084】なお、これらのアルミニウム配線形成工程における銅配線表面のダメージや酸化防止のために、第4の金属（Al）配線層200や第2のパッド電極201は、下層の第3の金属（Cu）配線層100や第1のパッド電極101を完全に覆うようにするのが望ましい。

【0085】図21に示すように、第4の金属（Al）配線層200および第2のパッド電極201の上に、銅の拡散防止層としての緻密なシリコン窒化膜202aを堆積した後、シリコン窒化膜、シリコン酸化膜、シリコン酸窒化膜、あるいは、これらの積層構造膜などの保護絶縁膜202bを $1.0 \mu\text{m}$ 程度堆積する。さらに、その上に、必要に応じてポリイミドなどのパフアコート膜203を $5 \sim 10 \mu\text{m}$ 程度、第2の保護絶縁膜として形成し、ワイヤボンディング法などの方法で外部端子

（図示省略）と接続するために、パッド電極201の所望部分に開口部204を設ける。

【0086】（作用・効果）以上のように、このような本発明の実施の形態によれば、図19に示すように、パッド電極を埋込金属配線層で形成した第1のパッド電極101と、エッチング法で形成した第2のパッド電極201とを重ねた構造とし、かつ、第1のパッド電極101の形状を正八角形としたので、ワイヤをボンディングするときに荷重または衝撃力が加わっても、パッド電極の実効厚みが増えただけ緩和させることができ、また、応力の集中しやすい第1のパッド電極101の角部への応力集中も四角形の場合に比べて大幅に低減できる。そのため、層間絶縁膜にクラックが発生することを防止することができる。

【0087】したがって、外部端子との接続強度を十分に確保し得る条件でボンディングできるので、接続を安定に、かつ、容易に行なうことができ、高品質の半導体装置が低コストで得られるという効果がある。また、相対的にボンディング時の荷重または衝撃力の許容値を高くする必要のあるパッド電極を縮小化した場合にも有効な方法となる。さらに、最上層の金属配線層が第3の金属配線層100と第4の金属配線層200とを重ねたもので、実効膜厚が厚くなるので、低抵抗化でき、配線遅延やノイズマージン低減などにも有効である。

【0088】なお、図19では、第1のパッド電極と第2のパッド電極とを重ねた構造で、第1のパッド電極101の形状が正八角形の場合について述べたが、所望の部分の内角を $90^\circ$ よりも大きい多角形としても、同様の効果を奏する。

【0089】また、図22、図23に示すような円形のパッド電極あるいは、楕円形のパッド電極、図24や図25に示すような所望の部分の角部に丸みや面取りをつけた形状としてもよい。また、図26のように、第1の

パッド電極101の形状のみを上記のようにして、第2のパッド電極201やパッド電極開口部の形状は従来形状、たとえば、四角形としてもよい。さらに、第1のパッド電極の形状として、これらの形状を部分的に採用したり、組合せて採用してもよい。

#### 【0090】（実施の形態4）

（構成）さらに、パッド電極が第1の金属電極と第2の金属電極とを大面積の接続孔を介して重ねた構造であり、接続孔の主要な平面形状を、円形、楕円形、少なくとも1つの内角が $90^\circ$ よりも大きい多角形、少なくとも1つの角部に面取りや丸みをつけた多角形のいずれか、あるいはその部分形状、またはそれらの組合せとしても、同様の効果を奏する。「大面積の接続孔」とは、主電極層の平面形状の外周の内側近傍において主電極層の外周に沿う形状の外周を有する接続孔のことである。このような本発明の他の実施の形態による半導体装置の構造を図27に示す。

【0091】図27（b）に示すように、パッド電極は、主電極層101の下方に下側電極層250を含む。パッド電極開口部204には、主電極層101が露出している。主電極層101と下側電極層250との間は、接続孔251によって接続されている。接続孔251は、図27（a）に示すように、いわゆる大面積の接続孔、すなわち、主電極層101の平面形状の外周の内側近傍において主電極層101の外周に沿う形状の外周を有する接続孔である。他は、図11（b）に示したものと同様である。

【0092】（製造方法）図27に示した構造の製造方法を図28～図30に示す。

【0093】図28に示すように、第1の金属（W）配線層10を形成するところまでは、図122に示す従来の半導体装置の製造方法（図123～図126）と同じである。

【0094】この第1の金属（W）配線10の上に、シリコン酸化膜などの絶縁膜11a、シリコン窒化膜11b、シリコン酸化物膜などの絶縁膜11cからなる3層構造の第1の層間絶縁膜11をプラズマCVD法などの方法で堆積する。

【0095】さらに、写真製版・エッチング技術を用いて、第1の層間絶縁膜11の所望の部分に第1のビアホール12と第2の配線溝13とを形成する。第2の配線溝13を形成するときに、同時に、第1のパッド電極を設ける部分にも、配線溝を形成するが、その形状を、内角が $90^\circ$ よりも大きい多角形、たとえば正八角形とする。

【0096】その後、第1のビアホール12および第2の配線溝13（下側電極層の形成部を含む）を埋込むように、下敷膜14aと銅膜14b、14cを全面に堆積し、化学機械研磨法で、第1のビアホール12と第2の配線溝13以外の銅14c、14b、下敷膜14aを除

去し、第2の埋込金属（Cu）配線層14と下側電極層とを形成する。

【0097】図29に示すように、第2の金属（Cu）配線層14の上に、シリコン窒化膜15a、シリコン酸化膜などの絶縁膜15b、シリコン窒化膜15c、シリコン酸化膜などの絶縁膜15dからなる4層構造の第2の層間絶縁膜15をプラズマCVD法などの方法で堆積する。写真製版・エッチング技術を用いて、第2の層間絶縁膜15の所望の部分に第2のビアホール16と第3の配線溝17とを形成する。このとき、第2のビアホール形成時に、下側電極層の上にも接続孔251を同時に形成するが、この平面形状も、内角が $90^\circ$ よりも大きい多角形、たとえば、正八角形とする。

【0098】また、第3の配線溝形成時に、主電極層を設ける部分にも配線溝を形成するが、その形状も、内角が $90^\circ$ よりも大きい多角形、たとえば、正八角形とする。

【0099】前述と同様の方法により、第2のビアホール16、第3の配線溝17、下側電極層上の接続孔251、主電極層101を埋込むように、下敷膜100aと銅膜100b、100cを全面に堆積し、化学機械研磨法により不要部分を除去することにより、第3の埋込金属（Cu）配線層100と主電極層101を形成する。

【0100】図30に示すように、第3の金属（Cu）配線層100および第2のパッド電極101の上に、銅の拡散防止層としての緻密なシリコン窒化膜202aを堆積した後、シリコン窒化膜、シリコン酸化膜、シリコン酸窒化膜、あるいはこれらの積層構造膜などの保護絶縁膜202bを $1.0\mu\text{m}$ 程度堆積する。さらに、その上に、必要に応じてポリイミドなどのバフアコート膜203を $5\sim 10\mu\text{m}$ 程度、第2の保護絶縁膜として形成し、ワイヤボンディング法などの方法で外部端子（図示省略）と接続するために、主電極層101の所望部分に開口部204を設ける。

【0101】（作用・効果）以上のように、このような本発明の実施例によれば、図27に示すように、パッド電極を埋込金属配線層で形成した下側電極層250と主電極層101とを、大面積の接続孔251を介して重ねた構造とし、かつ、下側電極層250および接続孔251の少なくとも一方の形状を正八角形としたので、ワイヤをボンディングするなどの外部端子との接続時に荷重または衝撃力が加わっても、パッド電極の実効厚みが増えただけで緩和させることができ、また、応力の集中しやすい下側電極層250や接続孔251の角部への応力集中も四角形の場合に比べて大幅に低減できる。そのため、層間絶縁膜にクラックが発生することを防止することができる。

【0102】したがって、外部端子との接続強度を十分に確保し得る条件でボンディングできるので、接続を安定に、かつ容易に行なうことができ、高品質の半導体装

置が低コストで得られるという効果がある。

【0103】また、相対的にボンディング時の荷重または衝撃力の許容値を高くする必要のあるパッド電極を縮小化した場合にも有効な方法となる。

【0104】さらに、最上層の金属配線層が第3の金属配線層100と第4の金属配線200とを重ねたもので、実効膜厚が厚くなるので、低抵抗化でき、配線遅延やノイズマージン低減などにも有効である。

【0105】さらに、通常、最上層の金属(Cu)配線層には、ワイヤボンディングなどによる外部端子との接続信頼性を考慮して、0.8~1.5 $\mu$ m程度の比較的厚膜の金属配線が用いられるが、本実施の形態のようにパッド電極を大面積の接続孔を介して重ねた構造とすることにより、実効的なパッド電極厚みを厚くできるので、最上層の金属(Cu)配線の厚みを微細化に適したさらに薄い配線層とすることも可能となる。

【0106】なお、図27では下側電極層と主電極層とを大面積の接続孔を介して重ねた構造とし、下側電極層250の形状が正八角形の場合について述べたが、所望の部分の内角を90°よりも大きい多角形としても同様の効果を奏する。

【0107】また、図31に断面図を示すが、平面図においては、下側電極層250を図32に示すような円形のパッド電極あるいは楕円形のパッド電極、図33や図34に示すような所望の部分の角部に丸みや面取りをつけた形状としてもよい。また、図35のように、下側電極層250の形状のみを上記のようにして、接続孔251、主電極層101やパッド電極開口部204の形状は従来形状、たとえば、四角形としてもよい。さらに、下側電極層250の形状として、これらの形状を部分的に採用したり、組合せて採用してもよい。

【0108】(実施の形態5)

(構成)さらに、パッド電極が下側電極層と主電極層とを大面積の接続孔を介して重ねた構造において、下側電極層の厚みを部分的に厚くし、下側突出部とする。この下側突出部の主要な平面形状を、円形、楕円形、少なくとも1つの内角が90°よりも大きい多角形、少なくとも1つの角部に面取りや丸みをつけた多角形のいずれか、あるいは、その部分形状、または、それらの組合せとしても、同様の効果を奏する。このような本発明の他の実施の形態による半導体装置の構造を図36に示す。

【0109】図36(b)に示すように、パッド電極は、下側電極層250の下側に下側突出部240を含む。他は、実施の形態4に示したものと同様である。

【0110】(製造方法)図36に示した構造の製造方法を図37~図39に示す。

【0111】図37に示すように、第1の金属(W)配線層10を形成するところまでは、図122に示す従来の半導体装置の製造方法(図123~図124)と同じである。

【0112】この第1の金属(W)配線10の上に、シリコン窒化膜230a、シリコン酸化膜などの絶縁膜230b、シリコン窒化膜230c、シリコン酸化膜などの絶縁膜230dからなる4層構造の第1の層間絶縁膜230をプラズマCVD法などの方法で堆積する。さらに、写真製版・エッチング技術を用いて、第1の層間絶縁膜11の所望の部分に第1のビアホール12と第2の配線溝13とを形成する。

【0113】第1のビアホール12を形成するときに、下側電極層形成領域の一部に凹部240を同時に形成するが、その形状を、内角が90°よりも大きい多角形、たとえば正八角形とする。

【0114】なお、シリコン窒化膜230aは、第1のビアホール12形成時に、下側電極層形成領域の凹部240が過度にエッチングされるのを防止するためのもので、シリコン窒化膜230aをストップ膜としてドライエッチングした後に、シリコン窒化膜230aを軽くエッチングすることにより、凹部を制御性よく加工する。

【0115】また、第2の配線溝13を形成する際に、下側電極層を設ける領域にも、配線溝を形成するが、その形状も同様に、内角が90°よりも大きい多角形、たとえば正八角形とする。

【0116】その後、第1のビアホール12、第2の配線溝13、下側電極層形成領域部を埋込むように、下敷膜14aと銅膜14b、14cを全面に堆積し、化学機械研磨法で不要な部分の銅膜14c、14b、下敷膜14aを除去し、第2の埋込金属(Cu)配線層14と部分的に厚膜となった部分240を持つ下側電極層250を形成する。

【0117】図38に示すように、第2の金属(Cu)配線層14、下側電極層250の上に、シリコン窒化膜15a、シリコン酸化膜などの絶縁膜15b、シリコン窒化膜15c、シリコン酸化膜などの絶縁膜15dからなる4層構造の第2の層間絶縁膜15をプラズマCVD法などの方法で堆積する。写真製版・エッチング技術を用いて、第2の層間絶縁膜15の所望の部分に第2のビアホール16と第3の配線溝17とを形成する。

【0118】この際、第2のビアホール形成時に、下側電極層の上にも接続孔251を同時に形成するが、この平面形状も、内角が90°よりも大きい多角形、たとえば、正八角形とする。

【0119】また、第3の配線溝形成時に、主電極層を設ける部分にも配線溝を形成するが、その形状も、内角が90°よりも大きい多角形、たとえば、正八角形とする。

【0120】前述と同様の方法により、第2のビアホール16、第3の配線溝17、第1のパッド電極上の接続孔部251、第2のパッド電極形成部101を埋込むように、下敷膜100aと銅膜100b、100cを全面に堆積し、化学機械研磨法で不要部分を除去することに

より、第3の埋込金属(Cu)配線層100と主電極層101とを形成する。

【0121】図39に示すように、第3の金属(Cu)配線層100、および、主電極層101の上に、銅の拡散防止層としての緻密なシリコン窒化膜202aを堆積した後、シリコン窒化膜、シリコン酸化膜、シリコン酸窒化膜、あるいは、これらの積層構造膜などの保護絶縁膜202bを1.0 $\mu$ m程度堆積する。さらに、その上に、必要に応じてポリイミドなどのバフファコート膜203を5~10 $\mu$ m程度、第2の保護絶縁膜として形成し、ワイヤボンディング法などの方法で外部端子(図示省略)と接続するために、パッド電極101の所望部分に開口部204を設ける。

【0122】(作用・効果)以上のように、このような本発明の実施の形態によれば、図36に示すように、パッド電極を埋込金属配線層で形成した下側電極層250と、主電極層101とを大面積の絶縁膜孔251を介して重ねて、下側電極層250の一部分の厚みを下向きに厚くし、下側突出部240として、かつ、その部分240の平面形状を正八角形としたので、ワイヤボンディングなどにより外部端子との接続時に荷重または衝撃力が加わっても、パッド電極の実効厚みが増えただけ緩和させることができ、また、応力の集中しやすい下側電極層の下側突出部240の角部への応力集中も、四角形の場合に比べて大幅に低減できる。そのため、層間絶縁膜にクラックが発生するのを防止することができる。

【0123】したがって、外部端子との接続強度を十分に確保し得る条件でボンディングできるので、接続を安定に、かつ容易に行なうことができ、高品質の半導体装置が低コストで得られるという効果がある。

【0124】また、相対的にボンディング時の荷重または衝撃力の許容値を高くする必要のあるパッド電極を縮小した場合にも有効な方法となる。

【0125】さらに、通常、最上層の金属(Cu)配線層は、ワイヤボンディングなどによる外部端子との接続信頼性を考慮して、0.8~1.5 $\mu$ m程度の比較的厚膜の金属(Cu)配線が用いられるが、本実施の形態のように、パッド電極を大面積の接続孔を介して重ねた構造とすることにより、実効的なパッド電極厚みを厚くできるので、最上層の金属(Cu)配線の厚みを微細化に適したさらに薄い配線層とすることが可能となる。

【0126】なお、図36では、下側電極層と主電極層とを大面積の接続孔を介して重ねた構造とし、下側電極層の下側突出部240の形状が正八角形の場合について述べたが、所望の部分の内角を90°よりも大きい多角形としても、同様の効果を奏する。

【0127】また、図40に断面図を示すが、平面図においては、下側電極層の下側突出部240を図41に示すような円形、あるいは、楕円形とする。図42や図43に示すような所望の部分の角部に丸みや面取りをつけ

た形状としてもよい。

【0128】また、図44のように、下側電極層の下側突出部240の形状のみを上記のようにして、下側電極層250、接続孔251、主電極層101やパッド電極開口部204の形状は従来形状、たとえば、四角形としてもよい。

【0129】さらに、下側電極層の下側突出部240の形状として、これらの形状を部分的に採用したり組合せて採用してもよい。

【0130】(実施の形態6)さらに、パッド電極の少なくとも一部が埋込金属配線層で構成された構造において、パッド電極の角部に応力緩衝用絶縁壁を設けても同様の効果を奏する。

【0131】(構成)このような本実施の形態における半導体装置の構造を図45(a)~(c)に示す。

【0132】図45(a)に示すように、パッド電極の角部領域には、その角部領域を応力緩衝用金属(Cu)層300として分離分割するように応力緩衝用絶縁壁301がある。他は、図1に示したものと同様である。

【0133】(製造方法)図45(a)~(c)に示した半導体装置を製造する方法は、図1に示した実施の形態1における半導体装置の製造方法と同様である。

【0134】すなわち、従来技術に基づいて図129に示す構造を形成した後、図2に示すように、第2の金属(Cu)配線層14の上に、銅(Cu)の拡散防止層としてシリコン窒化膜(SiN)15a、シリコン酸化膜(SiO)などの絶縁膜15b、シリコン窒化膜(SiN)15c、シリコン酸化膜(SiO)などの絶縁膜15dからなる4層構造の第2の層間絶縁膜15をプラズマCVD法などの方法で堆積する。

【0135】写真製版・エッチング技術を用いて、第2の層間絶縁膜15の所望の部分に第2のビアホール16と第3の配線溝17としての凹部を形成する。このとき、同時に、パッド電極を設ける部分にも凹部を形成するが、その形状の角部領域に応力緩衝用絶縁壁を形成するための絶縁壁凹部を形成する。絶縁壁凹部とは、図48の応力緩衝用金属層300となるものであり、図45(a)、図49~図51、図52(a)、図53(a)に例示する応力緩衝用金属層300のような平面形状に形成される。

【0136】前述と同様の方法により、第2のビアホール16および第3の配線溝17としての凹部と絶縁壁凹部を埋込むように、下敷膜100aと銅シード膜100b、銅めっき膜100cを全面に1.5~3.0 $\mu$ m程度堆積した後、化学機械研磨法で不要部分の銅膜18c、18b、下敷膜18aを除去し、第3の埋込金属(Cu)配線層100、パッド電極101、応力緩衝用金属層300を形成する。

【0137】この後に続く工程は、実施の形態1で説明したものと同一である。

(作用・効果) このような本実施の形態によれば、図46、図47に示すように、パッド電極角部に応力緩衝用金属層300を置いて、パッド電極101との間に応力緩衝用絶縁壁301が設けられている。そのため、ワイヤボンディングなどの外部端子との接続の際にパッド電極101に荷重または衝撃力304、305が加わっても、特に、応力集中の起こりやすいパッド電極角部において、応力緩衝用絶縁壁301が微小な弾性変形をすることにより応力を緩衝するため、この部分の層間絶縁膜には小さな応力(衝撃力)306しか加わらない。したがって、パッド電極101角部の層間膜クラックを防止することができる。

【0138】なお、図45では、パッド電極101の角部に三角形の応力緩衝用金属(Cu)層300を置くことにより、応力緩衝用絶縁壁301を設けたが、他の形状の絶縁壁でも同様の効果を奏する。また、それらを複数個設けてもよい。

【0139】たとえば、断面図を図48に示し、平面図を図49～図52に示すように、パッド電極101の角部に複数個の応力緩衝用金属層300を置くことにより、応力緩衝用絶縁壁301を複数個設けるようにすれば、さらに効果を高めることができる。また、図53のように、パッド電極101の角部に置く応力緩衝用金属層300の下向きの厚みを他のパッド電極部分と変えるようにしてもよい。

【0140】(実施の形態7) さらに、パッド電極の少なくとも一部が埋込金属配線層で構成された構造で、金属電極の厚みが下向きに部分的に厚くなっており、その角部の領域に応力緩衝用絶縁壁を設けても同様の効果を奏する。

【0141】(構成) このような本実施の形態における半導体装置の構造を図54に示す。パッド部は、下側突出部150を含む。下側突出部150は、その角部領域において、応力緩衝用金属層310として角部を分離する、応力緩衝用絶縁壁311を含む。

【0142】(作用・効果) このような本実施の形態によれば、図54に示すように、パッド電極の下側突出部の角部に応力緩衝用金属(Cu)層310を置いて、パッド電極の下側突出部150との間に応力緩衝用絶縁壁311を設けるようにした。

【0143】そのため、ワイヤボンディングなどの外部端子との接続時にパッド電極の下側突出部150に荷重または衝撃力が加わっても、特に、応力集中の起こりやすい下側突出部の角部において、応力緩衝用絶縁壁311が微小な弾性変形をすることにより応力を緩衝するため、この部分の層間絶縁膜には小さな応力(衝撃力)しか加わらない。したがって、パッド電極厚膜部分150角部の層間膜クラックを防止することができる。

【0144】なお、図54では、パッド電極厚膜部分150角部に三角形の応力緩衝用金属層310を置くこと

により応力緩衝用絶縁壁311を設けたが、他の形状の絶縁壁でも同様の効果を奏する。また、それらを複数個設けてもよい。

【0145】たとえば、図55～図57に示すように、パッド電極厚膜部分150の角部に置く応力緩衝用金属(Cu)層310としては、四角形や四分の一円などの形状が可能である。

【0146】また、図58や図59のように、パッド電極厚膜部分150の角部に複数個の応力緩衝用金属(Cu)層310を置くことにより、応力緩衝用絶縁壁311を複数個設けるようにすれば、さらに効果を高めることができる。

【0147】また、図60のように、下側突出部150の角部に配置する応力緩衝用金属(Cu)層310と上部のパッド電極101角部に配置する応力緩衝用金属層を重ねることにより、図60(b)に示すようにパッド電極表面まで到達する絶縁壁301、311を形成してもよい。

【0148】(実施の形態8)

(構成) さらに、パッド電極の少なくとも一部が埋込金属配線層で構成され、パッド電極が主電極層101とその上に形成された上側電極層201を含む構造において、図61に示すように、主電極層101の角部の領域に応力緩衝用絶縁壁321を設けても同様の効果を奏する。主電極層101の角部の領域に応力緩衝用絶縁壁321がある以外は、実施の形態3における構造(図19参照)と同様である。

【0149】(作用・効果) このような本実施の形態によれば、図61に示すように、主電極層101の角部に応力緩衝用金属層320を置いて、主電極層101との間に応力緩衝用絶縁壁321を設けるようにした。

【0150】そのため、ワイヤボンディングなどによる外部端子との接続時にパッド電極に荷重または衝撃力が加わっても、特に、応力集中の起こりやすい主電極層101の角部において、応力緩衝用絶縁壁321が微小な弾性変形をすることにより応力を緩衝するため、この部分の層間絶縁膜には小さな応力(衝撃力)しか加わらない。したがって、主電極層101の角部の層間膜クラックを防止することができる。

【0151】なお、図61に示した例では、主電極層101の角部に三角形の応力緩衝用金属層320を置くことにより応力緩衝用絶縁壁321を設けたが、他の形状の絶縁壁でも同様の効果を奏する。また、それらを複数個設けてもよい。

【0152】たとえば、断面図を図62に示し、平面図を図63や図64に示すように、主電極層101の角部に置く応力緩衝用金属配線320としては、四角形や1/4円などの形状が可能である。

【0153】また、図65や図66に示すように、主電極層101の角部に複数個の応力緩衝用金属層320を

置くことにより、応力緩衝用絶縁壁321を複数個設けるようにすれば、さらに効果を高めることができる。また、図67に示すように、主電極層101の角部に置く応力緩衝用金属層320の下方向の厚みを他の主電極層101の深さと変えるようにしてもよい。

【0154】（実施の形態9）

（構成）さらに、パッド電極の少なくとも一部が埋込金属配線層で構成され、パッド電極が下側電極層と主電極層とを大面積の接続孔を介して重ねた構造において、下側電極層の角部の領域や接続孔の角部に応力緩衝用絶縁壁を設けても同様の効果を奏する。本実施の形態における半導体装置の構造を図68に示す。

【0155】下側電極層の角部の領域および接続孔の角部のうち少なくとも一方に応力緩衝用絶縁壁を設けている点以外は、実施の形態4における構造（図27参照）と同様である。

【0156】（作用・効果）このような本実施の形態によれば、図68に示すように、下側電極層250の角部に応力緩衝用金属層330を置いて、下側電極層250との間に応力緩衝用絶縁壁331を設けるようにした。

【0157】そのため、ワイヤボンディングなどによる外部端子との接続時にパッド電極に荷重または衝撃力が加わっても、特に応力集中の起こりやすい下側電極層250の角部において、応力緩衝用絶縁壁331が微小な弾性変形をすることにより応力を緩衝するため、この部分の層間絶縁膜には小さな応力（衝撃力）しか加わらない。したがって、下側電極層250の角部の層間膜クラックを防止することができる。

【0158】なお、図68では、下側電極層250の角部に三角形の応力緩衝用金属層330を置くことにより、応力緩衝用絶縁壁331を設けたが、他の形状の絶縁壁でも同様の効果を奏する。また、それらを複数個設けてもよい。

【0159】たとえば、断面図を図69に示し、平面図を図70や図71に示すように、下側電極層250の角部に置く応力緩衝用金属層330としては、四角形や1/4円などの形状が可能である。また、図72や図73に示すように、下側電極層250の角部に複数個の応力緩衝用金属層330を置くことにより、応力緩衝用絶縁壁331を複数個設けるようにすれば、さらに効果を高めることができる。また、図74、図75に示すように、下側電極層250の角部の応力緩衝用金属層330だけでなく、接続孔251の角部や主電極層101の角部にも同様な応力緩衝用金属層320、300を設けて、これらを重ねる形で応力緩衝用絶縁壁331、321、301を構成してもよい。

【0160】また、図76のように、大面積の接続孔251の角部のみ、応力緩衝用金属層320を置き、接続孔251との間にのみ応力緩衝用絶縁壁321を設けるようにしてもよい。

【0161】（実施の形態10）

（構成）さらに、パッド電極の少なくとも一部が埋込金属配線層で構成され、パッド電極が下側電極層と主電極層とを重ねた構造を含み、下側電極層の厚みが下向きに部分的に厚くなった下側突出部を有する構造において、その角部の領域に応力緩衝用絶縁壁を設けても同様の効果を奏する。このような本実施の形態による半導体装置の構造を図77に示す。

【0162】下側突出部の角部の領域に応力緩衝用絶縁壁が設けられている点以外は、実施の形態5における構造（図36参照）と同様である。

【0163】（作用・効果）このような本発明によれば、図77に示すように、下側電極層250の下側突出部240の角部に応力緩衝用金属層340を置いて、下側突出部240との間に応力緩衝用絶縁壁341を設けるようにした。そのため、ワイヤボンディングなどによる外部端子との接続時に主電極層101に荷重または衝撃力が加わっても、特に、応力集中の起こりやすい下側突出部240の角部において、応力緩衝用絶縁壁341が微小な弾性変形をすることにより応力を緩衝するため、この部分の層間絶縁膜には小さな応力（衝撃力）しか加わらない。したがって、下側突出部240の角部の層間膜クラックを防止することができる。

【0164】なお、図77では、下側突出部240の角部に三角形の応力緩衝用金属層340を置くことにより、応力緩衝用絶縁壁341を設けたが、他の形状の絶縁壁でも同様の効果を奏する。また、それらを複数個設けてもよい。

【0165】たとえば、図78～図80に示すように、第1のパッド電極厚膜部240の角部に置く応力緩衝用金属層340としては、四角形や1/4円などの形状が可能である。また、図81や図82のように、第1のパッド電極厚膜部240の角部に複数個の応力緩衝用金属層340を置くことにより、応力緩衝用絶縁壁341を複数個設けるようにすれば、さらに効果を高めることができる。また、図83、図84、図85のように、下側突出部240の角部の応力緩衝用金属層340だけでなく、下側電極層250の角部、接続孔251の角部や主電極層101の角部にも同様な応力緩衝用金属層330、320、300を設けて、これらを重ねる形で応力緩衝用絶縁壁341、331、321、301も構成してもよい。

【0166】（実施の形態11）

（構成）さらに、パッド電極の少なくとも一部が埋込金属配線層で構成された構造において、パッド電極の角部の領域に応力緩衝用突出部を設けても同様の効果を奏する。このような本実施の形態における半導体装置の構造を図86に示す。

【0167】パッド電極101の角部の領域に応力緩衝用突出部400がある点以外は、実施の形態1における



構造(図1)と同様である。

【0168】(製造方法)図86(a)～(c)に示した半導体装置を製造する方法は、図1に示した実施の形態1における半導体装置の製造方法と同様である。

【0169】すなわち、従来技術に基づいて図129に示す構造を形成した後、図2に示すように、第2の金属(Cu)配線層14の上に、銅(Cu)の拡散防止層としてシリコン窒化膜(SiN)15a、シリコン酸化膜(SiO)などの絶縁膜15b、シリコン窒化膜(SiN)15c、シリコン酸化膜(SiO)などの絶縁膜15dからなる4層構造の第2の層間絶縁膜15をプラズマCVD法などの方法で堆積する。

【0170】写真製版・エッチング技術を用いて、第2の層間絶縁膜15の所望の部分に第2のビアホール16と第3の配線溝17としての凹部を形成する。このとき、同時に、パッド電極を設ける部分にも凹部を形成するが、その形状の角部領域に応力緩衝用突出部を形成するための緩衝用凹部を形成する。緩衝用凹部とは、図86(a)、(b)、図89の応力緩衝用突出部400となるものであり、図90～図92、図93(a)に例示する応力緩衝用突出部400、401、402のような平面形状に形成される。

【0171】前述と同様の方法により、第2のビアホール16および第3の配線溝17としての凹部と緩衝用凹部を埋込むように、下敷膜100aと銅シード膜100b、銅めっき膜100cを全面に1.5～3.0μm程度堆積した後に、化学機械研磨法で不要部分の銅膜18c、18b、下敷膜18aを除去し、第3の埋込金属(Cu)配線層100、パッド電極101、応力緩衝用突出部400、401、402を形成する。

【0172】この後に続く工程は、実施の形態1で説明したものと同一である。

(作用・効果)このような本発明によれば、図86に示すように、パッド電極101の角部に応力緩衝用突出部400が設けられている。そのため、ワイヤボンディングなどによる外部端子との接続時にパッド電極101に荷重または衝撃力304、305が加わっても、特に、応力集中の起こりやすいパッド電極101の角部において、図87、図88に示すように、応力緩衝用突出部400が微小な弾性変形をして応力(衝撃力)を緩衝する作用を及ぼすため、この部分の層間絶縁膜には小さな応力(衝撃力)306しか加わらない。したがって、パッド電極101の角部の層間膜クラックを防止することができる。

【0173】なお、図86では、パッド電極101の角部に四角形の応力緩衝用突出部400を設けたが、他の形状の応力緩衝用突出部でも同様の効果を奏する。また、それらを複数個組合せて設けてもよい。

【0174】たとえば、図89～図91に示すように、パッド電極101の角部に置く応力緩衝用突出部400

としては、円や楕円の一部分や多角形の一部分などの他のパターンなどを用いることが可能である。また、図92に示すように、パッド電極101の角部に複数の応力緩衝用突出部401、402を組合せて配置してもよい。また、より高い応力緩衝効果を持たせるために、図93に示すように、応力緩衝用突出部400上の保護絶縁膜102、103を除去した構造としてもよい。

【0175】(実施の形態12)

(構成)さらに、パッド電極の少なくとも一部が埋込金属配線層で構成され、パッド電極の厚みが下向きに部分的に厚くなった下側突出部を有する構造において、下側突出部の角部の領域に応力緩衝用突出部を設けても同様の効果を奏する。このような本実施の形態における半導体装置の構造を図94に示す。

【0176】(作用・効果)このような本発明によれば、図94に示すように、下側突出部150の角部に応力緩衝用突出部410が設けられている。そのため、ワイヤボンディングなどによる外部端子との接続時にパッド電極101に荷重または衝撃力が加わっても、特に、応力集中の起こりやすい下側突出部150の角部において、応力緩衝用突出部が微小な弾性変形をして応力(衝撃力)を緩衝する作用をするため、この部分の層間絶縁膜には小さな応力(衝撃力)しか加わらない。したがって、下側突出部150の角部の層間膜クラックを防止することができる。

【0177】なお、図94では、下側突出部150の角部に四角形の応力緩衝用突出部410を設けたが、他の形状の応力緩衝用突出部でも同様の効果を奏する。また、それらを複数個組合せて設けてもよい。

【0178】たとえば、図95～図97に示すように、下側突出部150の角部に置く応力緩衝用突出部410としては、円や楕円の一部分や多角形の一部分などの他のパターンなどを用いることが可能である。また、図98に示すように、下側突出部150の角部に複数の応力緩衝用突出部421、412を組合せて配置してもよい。また、より高い応力緩衝効果を持たせるために、図99のように、応力緩衝用突出部410上の保護絶縁膜102、103を除去した構造としてもよい。さらに、図100のように下側突出部150の角部やパッド電極101の角部の両方に応力緩衝用突出部410、400を設けて、かつ、応力緩衝用突出部の上部の保護絶縁膜102、103を除去するなど、複数の対応策を組合せて実施してもよい。

【0179】(実施の形態13)

(構成)さらに、パッド電極の少なくとも一部が埋込金属配線層で構成され、パッド電極が主電極層とその上に形成された上側電極層とを含む構造において、主電極層の角部の領域に応力緩衝用突出部を設けても同様の効果を奏する。このような本実施の形態における半導体装置の構造を図101に示す。主電極層の角部の領域に応力

緩衝用突出部がある点以外は、実施の形態3における構造（図19参照）と同様である。

【0180】（作用・効果）このような本実施の形態によれば、図101に示すように、主電極層101の角部に応力緩衝用突出部420が設けられている。そのため、ワイヤボンディングなどによる外部端子との接続時に上側電極層201に荷重または衝撃力が加わっても、特に、応力集中の起こりやすい主電極層101の角部において、応力緩衝用突出部420が微小な弾性変形をして応力（衝撃力）を緩衝する作用を及ぼすため、この部分の層間絶縁膜には小さな応力（衝撃力）しか加わらない。したがって、主電極層101の角部の層間膜クラックを防止することができる。

【0181】なお、図101では、主電極層101の角部に四角形の応力緩衝用突出部420を設けたが、他の形状の応力緩衝用突出部でも同様の効果を奏する。また、それらを複数個組合せて設けてもよい。

【0182】たとえば、図102～図104に示すように、主電極層101の角部に置く応力緩衝用突出部420としては、円や楕円の一部や多角形の一部などの他の形状とすることが可能である。また、図105に示すように、主電極層101の角部に複数の応力緩衝用突出部421、412を組合せて配置してもよい。また、より高い応力緩衝効果を持たせるために、図106に示すように、応力緩衝用突出部420上の保護絶縁膜202、203を除去した構造としてもよい。さらに、図107に示すように主電極層101の角部や上側電極層201の角部の両方に応力緩衝用突出部420、430を設けて、かつ、応力緩衝用突出部の上部の保護絶縁膜102、103を除去するなど、複数の対応策を組合せて実施してもよい。

【0183】（実施の形態14）

（構成）さらに、パッド電極の少なくとも一部が埋込金属配線層で構成され、パッド電極が下側電極層と主電極層とを接続孔を介して重ねた構造を含み、下側電極層の角部の領域に応力緩衝用突出部を設けても同様の効果を奏する。このような本実施の形態における半導体装置の構造を図108に示す。下側電極層の角部の領域に応力緩衝用突出部がある以外は、実施の形態4における構造（図27参照）と同様である。

【0184】（作用・効果）このような本発明によれば、図108に示すように、下側電極層250の角部に応力緩衝用突出部440が設けられている。

【0185】そのため、ワイヤボンディングなどによる外部端子との接続時に主電極層101に荷重または衝撃力が加わっても、特に、応力集中の起こりやすい下側電極層250の角部において、応力緩衝用突出部440が微小な弾性変形をして応力（衝撃力）を緩衝する作用を及ぼすため、この部分の層間絶縁膜には小さな応力（衝撃力）しか加わらない。したがって、下側電極層250

の角部の層間膜クラックを防止することができる。

【0186】なお、図108では、下側電極層250の角部に四角形の応力緩衝用突出部440を設けたが、他の形状の応力緩衝用突出部でも同様の効果を奏する。また、それらを複数個組合せて設けてもよい。

【0187】たとえば、図109～図111に示すように、下側電極層250の角部に置く応力緩衝用突出部440としては、円や楕円の一部や多角形の一部などの他の形状とすることが可能である。また、図112に示すように、下側電極層250の角部に複数の応力緩衝用突出部441、442を組合せて配置してもよい。また、より高い応力緩衝効果を持たせるために、図113のように、下側電極層の角部の応力緩衝用突出部440、接続孔251の角部の応力緩衝用突出部443を重ねて、これらの上部の保護絶縁膜102、103を除去した構造としてもよい。

【0188】さらに、図114に示したもののように、下側電極層250の角部、接続孔251の角部、主電極層101の角部のすべてに応力緩衝用突出部440、443、400を設けて、かつ、応力緩衝用突出部の上部の保護絶縁膜102、103を除去するなど、複数の対応策を組合せて実施してもよい。

【0189】（実施の形態15）さらに、パッド電極の少なくとも一部が埋込金属配線層で構成され、パッド電極が下側電極層と主電極層とを接続孔を介して重ねた構造を含み、下側電極層の厚みが下向きに部分的に厚くなった下側突出部を有し、下側突出部の角部の領域に応力緩衝用突出部を設けても同様の効果を奏する。このような本実施の形態における半導体装置の構造を図115に示す。

【0190】下側突出部の角部の領域に応力緩衝用突出部がある点以外は、実施の形態5に示した構造（図36参照）と同様である。

【0191】（作用・効果）このような本実施の形態によれば、図115に示すように、下側電極層の下側突出部240の角部に応力緩衝用突出部450が設けられている。

【0192】そのため、ワイヤボンディングなどによる外部端子との接続時に主電極層101に荷重または衝撃力が加わっても、特に、応力集中の起こりやすい下側突出部240の角部において、応力緩衝用突出部450が微小な弾性変形をして応力（衝撃力）を緩衝する作用を及ぼすため、この部分の層間絶縁膜には小さな応力（衝撃力）しか加わらない。したがって、下側突出部240の角部の層間絶縁膜にクラックが生じるのを防止することができる。

【0193】なお、図115では、下側突出部240の角部に四角形の応力緩衝用突出部450を設けたが、他の形状の応力緩衝用突出部でも同様の効果を奏する。また、それらを複数個組合せて設けてもよい。

【0194】たとえば、図116～図118に示すように、下側突出部240の角部に置く応力緩衝用突出部450としては、円や楕円の一部や多角形の一部などの他のパターンなどを用いることが可能である。

【0195】また、図119に示すように、下側突出部240の角部に複数の応力緩衝用突出部451、452を組合せて配置してもよい。また、より高い応力緩衝効果を持たせるために、図120に示すように、下側突出部240の角部の応力緩衝用突出部450、下側電極層250の角部の応力緩衝用突出部453、接続孔251の角部の応力緩衝用突出部454を重ねて、これらの上部の保護絶縁膜102、103を除去した構造としてもよい。

【0196】さらに、図121に示すように、下側突出部240の角部、下側電極層250の角部、接続孔251の角部、主電極層101の角部のすべてに応力緩衝用突出部450、453、454、400を設けて、かつ、応力緩衝用突出部の上部の保護絶縁膜102、103を除去するなど、複数の対応策を組合せて実施してもよい。

【0197】なお、今回開示した上記実施の形態はすべての点で例示であって制限的なものではない。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更を含むものである。

#### 【0198】

【発明の効果】本発明によれば、パッド電極を所定の平面形状とし、さらに、パッド部として、下側突出部、応力緩衝用絶縁壁、応力緩衝用突出部などを適宜組合せて、含めることとしているため、パッド電極にワイヤボンディングを行なう際に荷重または衝撃力が加わっても、角部への応力集中を緩和することができる。その結果、角部近傍における層間絶縁膜のクラックの発生を防止することができる。このようにして、ワイヤボンディング時に許容される荷重または衝撃力が大きくなることから、十分な接続強度となるようにワイヤボンディングを行なうことができ、信頼性の高い半導体装置とすることができる。

#### 【図面の簡単な説明】

【図1】 本発明に基づく実施の形態1における半導体装置の、(a)は平面図、(b)は断面図である。

【図2】 本発明に基づく実施の形態1における半導体装置の製造方法の第1の工程を示す説明図である。

【図3】 本発明に基づく実施の形態1における半導体装置の製造方法の第2の工程を示す説明図である。

【図4】 本発明に基づく実施の形態1における半導体装置への衝撃力の伝達を説明する断面図である。

【図5】 本発明に基づく実施の形態1における半導体装置への衝撃力の伝達を説明する平面図である。

【図6】 本発明に基づく実施の形態1における半導体

装置への衝撃力の伝達を説明する部分拡大図である。

【図7】 本発明に基づく実施の形態1における半導体装置の主要部の断面図である。

【図8】 本発明に基づく実施の形態1における半導体装置の他の第1の例の主要部の平面図である。

【図9】 本発明に基づく実施の形態1における半導体装置の他の第2の例の主要部の平面図である。

【図10】 本発明に基づく実施の形態1における半導体装置の他の第3の例の主要部の平面図である。

【図11】 本発明に基づく実施の形態2における半導体装置の、(a)は平面図、(b)は断面図である。

【図12】 本発明に基づく実施の形態2における半導体装置の製造方法の第1の工程を示す説明図である。

【図13】 本発明に基づく実施の形態2における半導体装置の製造方法の第2の工程を示す説明図である。

【図14】 本発明に基づく実施の形態2における半導体装置の主要部の断面図である。

【図15】 本発明に基づく実施の形態2における半導体装置の他の第1の例の主要部の平面図である。

【図16】 本発明に基づく実施の形態2における半導体装置の他の第2の例の主要部の平面図である。

【図17】 本発明に基づく実施の形態2における半導体装置の他の第3の例の主要部の平面図である。

【図18】 本発明に基づく実施の形態2における半導体装置の他の第4の例の主要部の平面図である。

【図19】 本発明に基づく実施の形態3における半導体装置の、(a)は平面図、(b)は断面図である。

【図20】 本発明に基づく実施の形態3における半導体装置の製造方法の第1の工程を示す説明図である。

【図21】 本発明に基づく実施の形態3における半導体装置の製造方法の第2の工程を示す説明図である。

【図22】 本発明に基づく実施の形態3における半導体装置の主要部の断面図である。

【図23】 本発明に基づく実施の形態3における半導体装置の他の第1の例の主要部の平面図である。

【図24】 本発明に基づく実施の形態3における半導体装置の他の第2の例の主要部の平面図である。

【図25】 本発明に基づく実施の形態3における半導体装置の他の第3の例の主要部の平面図である。

【図26】 本発明に基づく実施の形態3における半導体装置の他の第4の例の主要部の平面図である。

【図27】 本発明に基づく実施の形態4における半導体装置の、(a)は平面図、(b)は断面図である。

【図28】 本発明に基づく実施の形態4における半導体装置の製造方法の第1の工程を示す説明図である。

【図29】 本発明に基づく実施の形態4における半導体装置の製造方法の第2の工程を示す説明図である。

【図30】 本発明に基づく実施の形態4における半導体装置の製造方法の第3の工程を示す説明図である。

【図31】 本発明に基づく実施の形態4における半導

体装置の主要部の断面図である。

【図32】 本発明に基づく実施の形態4における半導体装置の他の第1の例の主要部の平面図である。

【図33】 本発明に基づく実施の形態4における半導体装置の他の第2の例の主要部の平面図である。

【図34】 本発明に基づく実施の形態4における半導体装置の他の第3の例の主要部の平面図である。

【図35】 本発明に基づく実施の形態4における半導体装置の他の第4の例の主要部の平面図である。

【図36】 本発明に基づく実施の形態5における半導体装置の、(a)は平面図、(b)は断面図である。

【図37】 本発明に基づく実施の形態5における半導体装置の製造方法の第1の工程を示す説明図である。

【図38】 本発明に基づく実施の形態5における半導体装置の製造方法の第2の工程を示す説明図である。

【図39】 本発明に基づく実施の形態5における半導体装置の製造方法の第3の工程を示す説明図である。

【図40】 本発明に基づく実施の形態5における半導体装置の主要部の断面図である。

【図41】 本発明に基づく実施の形態5における半導体装置の他の第1の例の主要部の平面図である。

【図42】 本発明に基づく実施の形態5における半導体装置の他の第2の例の主要部の平面図である。

【図43】 本発明に基づく実施の形態5における半導体装置の他の第3の例の主要部の平面図である。

【図44】 本発明に基づく実施の形態5における半導体装置の他の第4の例の主要部の平面図である。

【図45】 本発明に基づく実施の形態6における半導体装置の、(a)は平面図、(b)は(a)のXLVB-XLVB線に関する矢視断面図、(c)は断面図である。

【図46】 本発明に基づく実施の形態6における半導体装置への衝撃力の伝達を説明する断面図である。

【図47】 本発明に基づく実施の形態6における半導体装置への衝撃力の伝達を説明する平面図である。

【図48】 本発明に基づく実施の形態6における半導体装置の主要部の、図49のXLVII-XLVII線に関する矢視断面図である。

【図49】 本発明に基づく実施の形態6における半導体装置の他の第1の例の主要部の平面図である。

【図50】 本発明に基づく実施の形態6における半導体装置の他の第2の例の主要部の平面図である。

【図51】 本発明に基づく実施の形態6における半導体装置の他の第3の例の主要部の平面図である。

【図52】 本発明に基づく実施の形態6における半導体装置の他の第4の例の主要部の、(a)は平面図であり、(b)は、(a)のLII-B-LII-B線に関する矢視断面図である。

【図53】 本発明に基づく実施の形態6における半導体装置の他の第5の例の主要部の、(a)は平面図であ

り、(b)は、(a)のLII-B-LII-B線に関する矢視断面図である。

【図54】 本発明に基づく実施の形態7における半導体装置の、(a)は平面図、(b)は、(a)のXLVB-XLVB線に関する矢視断面図、(c)は断面図である。

【図55】 本発明に基づく実施の形態7における半導体装置の主要部の、図49のXLVII-XLVII線に関する矢視断面図である。

【図56】 本発明に基づく実施の形態7における半導体装置の他の第1の例の主要部の平面図である。

【図57】 本発明に基づく実施の形態7における半導体装置の他の第2の例の主要部の平面図である。

【図58】 本発明に基づく実施の形態7における半導体装置の他の第3の例の主要部の平面図である。

【図59】 本発明に基づく実施の形態7における半導体装置の他の第4の例の主要部の、(a)は平面図であり、(b)は、(a)のLIX-B-LIX-B線に関する矢視断面図である。

【図60】 本発明に基づく実施の形態7における半導体装置の他の第5の例の主要部の、(a)は平面図であり、(b)は、(a)のLXB-LXB線に関する矢視断面図である。

【図61】 本発明に基づく実施の形態8における半導体装置の、(a)は平面図、(b)は(a)のLXI-B-LXI-B線に関する矢視断面図、(c)は断面図である。

【図62】 本発明に基づく実施の形態8における半導体装置の主要部の、図63のLXI-LXI線に関する矢視断面図である。

【図63】 本発明に基づく実施の形態8における半導体装置の他の第1の例の主要部の平面図である。

【図64】 本発明に基づく実施の形態8における半導体装置の他の第2の例の主要部の平面図である。

【図65】 本発明に基づく実施の形態8における半導体装置の他の第3の例の主要部の平面図である。

【図66】 本発明に基づく実施の形態8における半導体装置の他の第4の例の主要部の、(a)は平面図であり、(b)は、(a)のLXVI-B-LXVI-B線に関する矢視断面図である。

【図67】 本発明に基づく実施の形態8における半導体装置の他の第5の例の主要部の、(a)は平面図であり、(b)は、(a)のLXVII-B-LXVII-B線に関する矢視断面図である。

【図68】 本発明に基づく実施の形態9における半導体装置の、(a)は平面図、(b)は(a)のLXI-B-LXI-B線に関する矢視断面図、(c)は断面図である。

【図69】 本発明に基づく実施の形態9における半導体装置の主要部の、図70のLXX-LXX線に関

する矢視断面図である。

【図70】 本発明に基づく実施の形態9における半導体装置の他の第1の例の主要部の平面図である。

【図71】 本発明に基づく実施の形態9における半導体装置の他の第2の例の主要部の平面図である。

【図72】 本発明に基づく実施の形態9における半導体装置の他の第3の例の主要部の平面図である。

【図73】 本発明に基づく実施の形態9における半導体装置の他の第4の例の主要部の、(a)は平面図であり、(b)は、(a)のLXXIIIB-LXXIIIB線に関する矢視断面図である。

【図74】 本発明に基づく実施の形態9における半導体装置の他の第5の例の主要部の、(a)は平面図であり、(b)は、(a)のLXXIVB-LXXIVB線に関する矢視断面図である。

【図75】 本発明に基づく実施の形態9における半導体装置の他の第6の例の主要部の、(a)は平面図であり、(b)は、(a)のLXXVB-LXXVB線に関する矢視断面図である。

【図76】 本発明に基づく実施の形態9における半導体装置の他の第7の例の主要部の、(a)は平面図であり、(b)は、(a)のLXXVIB-LXXVIB線に関する矢視断面図である。

【図77】 本発明に基づく実施の形態10における半導体装置の、(a)は平面図、(b)は、(a)のLXXVIIIB-LXXVIIIB線に関する矢視断面図、(c)は断面図である。

【図78】 本発明に基づく実施の形態10における半導体装置の主要部の、図79のLXXVIIIB-LXXVIIIB線に関する矢視断面図である。

【図79】 本発明に基づく実施の形態10における半導体装置の他の第1の例の主要部の平面図である。

【図80】 本発明に基づく実施の形態10における半導体装置の他の第2の例の主要部の平面図である。

【図81】 本発明に基づく実施の形態10における半導体装置の他の第3の例の主要部の平面図である。

【図82】 本発明に基づく実施の形態10における半導体装置の他の第4の例の主要部の、(a)は平面図であり、(b)は、(a)のLXXXIIB-LXXXIIB線に関する矢視断面図である。

【図83】 本発明に基づく実施の形態10における半導体装置の他の第5の例の主要部の、(a)は平面図であり、(b)は、(a)のLXXXIIIB-LXXXIIIB線に関する矢視断面図である。

【図84】 本発明に基づく実施の形態10における半導体装置の他の第6の例の主要部の、(a)は平面図であり、(b)は、(a)のLXXXIVB-LXXXIVB線に関する矢視断面図である。

【図85】 本発明に基づく実施の形態10における半導体装置の他の第7の例の主要部の、(a)は平面図で

あり、(b)は、(a)のLXXXVB-LXXXVB線に関する矢視断面図である。

【図86】 本発明に基づく実施の形態11における半導体装置の、(a)は平面図、(b)は、(a)のLXXXVIB-LXXXVIB線に関する矢視断面図、(c)は断面図である。

【図87】 本発明に基づく実施の形態11における半導体装置への衝撃力の伝達を説明する断面図である。

【図88】 本発明に基づく実施の形態11における半導体装置への衝撃力の伝達を説明する平面図である。

【図89】 本発明に基づく実施の形態11における半導体装置の主要部の、図90のLXXXIX-LXXXIX線に関する矢視断面図である。

【図90】 本発明に基づく実施の形態11における半導体装置の他の第1の例の主要部の平面図である。

【図91】 本発明に基づく実施の形態11における半導体装置の他の第2の例の主要部の平面図である。

【図92】 本発明に基づく実施の形態11における半導体装置の他の第3の例の主要部の平面図である。

【図93】 本発明に基づく実施の形態11における半導体装置の他の第4の例の主要部の、(a)は平面図であり、(b)は、(a)のXCIIIB-XCIIIB線に関する矢視断面図である。

【図94】 本発明に基づく実施の形態12における半導体装置の、(a)は平面図、(b)は(a)のXCIVB-XCIVB線に関する矢視断面図、(c)は断面図である。

【図95】 本発明に基づく実施の形態12における半導体装置の主要部の、図96のXCV-XCV線に関する矢視断面図である。

【図96】 本発明に基づく実施の形態12における半導体装置の他の第1の例の主要部の平面図である。

【図97】 本発明に基づく実施の形態12における半導体装置の他の第2の例の主要部の平面図である。

【図98】 本発明に基づく実施の形態12における半導体装置の他の第3の例の主要部の平面図である。

【図99】 本発明に基づく実施の形態12における半導体装置の他の第4の例の主要部の、(a)は平面図であり、(b)は、(a)のXCIXB-XCIXB線に関する矢視断面図である。

【図100】 本発明に基づく実施の形態12における半導体装置の他の第5の例の主要部の平面図である。

【図101】 本発明に基づく実施の形態13における半導体装置の、(a)は平面図、(b)は(a)のCIB-CIB線に関する矢視断面図、(c)は断面図である。

【図102】 本発明に基づく実施の形態13における半導体装置の主要部の、図103のCII-CII線に関する矢視断面図である。

【図103】 本発明に基づく実施の形態13における

半導体装置の他の第1の例の主要部の平面図である。

【図104】 本発明に基づく実施の形態13における半導体装置の他の第2の例の主要部の平面図である。

【図105】 本発明に基づく実施の形態13における半導体装置の他の第3の例の主要部の、(a)は平面図であり、(b)は、(a)のCVB-CVB線に関する矢視断面図である。

【図106】 本発明に基づく実施の形態13における半導体装置の他の第4の例の主要部の、(a)は平面図であり、(b)は、(a)のCVIB-CVIB線に関する矢視断面図である。

【図107】 本発明に基づく実施の形態13における半導体装置の他の第5の例の主要部の、(a)は平面図であり、(b)は、(a)のCVIIB-CVIIB線に関する矢視断面図である。

【図108】 本発明に基づく実施の形態14における半導体装置の、(a)は平面図、(b)は、(a)のCVIIB-CVIIB線に関する矢視断面図、(c)は断面図である。

【図109】 本発明に基づく実施の形態14における半導体装置の主要部の、図110のCIX-CIX線に関する矢視断面図である。

【図110】 本発明に基づく実施の形態14における半導体装置の他の第1の例の主要部の平面図である。

【図111】 本発明に基づく実施の形態14における半導体装置の他の第2の例の主要部の平面図である。

【図112】 本発明に基づく実施の形態14における半導体装置の他の第3の例の主要部の、(a)は平面図であり、(b)は、(a)のCXIIB-CXIIB線に関する矢視断面図である。

【図113】 本発明に基づく実施の形態14における半導体装置の他の第4の例の主要部の、(a)は平面図であり、(b)は、(a)のCXIIB-CXIIB線に関する矢視断面図である。

【図114】 本発明に基づく実施の形態14における半導体装置の他の第5の例の主要部の、(a)は平面図であり、(b)は、(a)のCXIVB-CXIVB線に関する矢視断面図である。

【図115】 本発明に基づく実施の形態15における半導体装置の、(a)は平面図、(b)は、(a)のCXVB-CXVB線に関する矢視断面図、(c)は断面図である。

【図116】 本発明に基づく実施の形態15における半導体装置の主要部の、図117のCXVI-CXVI線に関する矢視断面図である。

【図117】 本発明に基づく実施の形態15における半導体装置の他の第1の例の主要部の平面図である。

【図118】 本発明に基づく実施の形態15における半導体装置の他の第2の例の主要部の平面図である。

【図119】 本発明に基づく実施の形態15における

半導体装置の他の第3の例の主要部の平面図である。

【図120】 本発明に基づく実施の形態15における半導体装置の他の第4の例の主要部の、(a)は平面図であり、(b)は、(a)のCXXB-CXXB線に関する矢視断面図である。

【図121】 本発明に基づく実施の形態15における半導体装置の他の第5の例の主要部の平面図である。

【図122】 従来技術に基づく半導体装置の、(a)は平面図、(b)は断面図である。

【図123】 従来技術に基づく半導体装置の製造方法の第1の工程を示す説明図である。

【図124】 従来技術に基づく半導体装置の製造方法の第2の工程を示す説明図である。

【図125】 従来技術に基づく半導体装置の製造方法の第3の工程を示す説明図である。

【図126】 従来技術に基づく半導体装置の製造方法の第4の工程を示す説明図である。

【図127】 従来技術に基づく半導体装置の製造方法の第5の工程を示す説明図である。

【図128】 従来技術に基づく半導体装置の製造方法の第6の工程を示す説明図である。

【図129】 従来技術に基づく半導体装置の製造方法の第7の工程を示す説明図である。

【図130】 従来技術に基づく半導体装置の製造方法の第8の工程を示す説明図である。

【図131】 従来技術に基づく半導体装置の製造方法の第9の工程を示す説明図である。

【図132】 従来技術に基づく半導体装置の製造方法の第10の工程を示す説明図である。

【図133】 従来技術に基づく半導体装置への衝撃力の伝達を説明する断面図である。

【図134】 従来技術に基づく半導体装置への衝撃力の伝達を説明する断面図である。

【図135】 従来技術に基づく半導体装置への衝撃力の伝達を説明する平面図である。

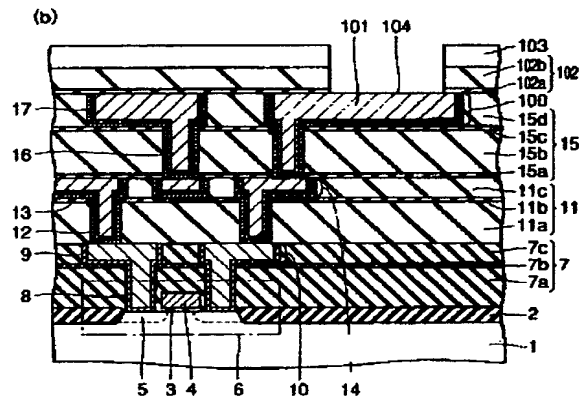
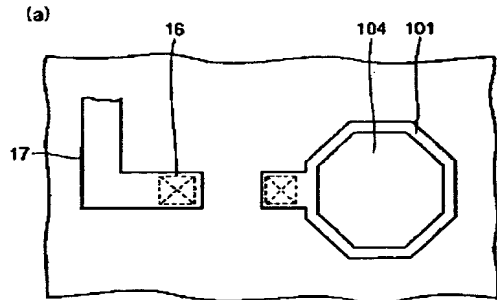
#### 【符号の説明】

1 半導体基板、2 素子分離絶縁膜、3 ゲート絶縁膜、4 ゲート電極、5 不純物拡散層、6 MOSTランジスタ、7 下地絶縁膜、8 コンタクトホール、9 第1の配線溝、10 第1の金属(W)配線層、11、230 第1の層間絶縁膜、12 第1のビアホール、13 第2の配線溝、14 第2の金属(Cu)配線層、14a、18a、61a、100a 下敷膜、14b、18b、100b 銅シード膜、14c、18c、100c 銅めっき膜、15 第2の層間絶縁膜、15a、15c、20a、102a、202a シリコン窒化膜、15b、15d、20b、102b、202b 絶縁膜、16 第2のビアホール、17 第3の配線溝、18、100 第3の金属(Cu)配線層、19、61、101 パッド電極(主電極層)、20、10

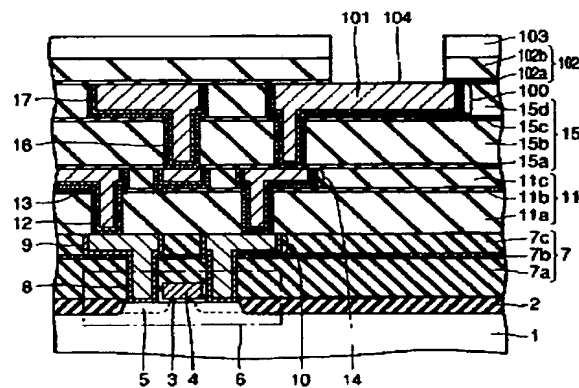
2, 202 保護絶縁膜、21, 103, 203 バッファコート膜、22, 104, 204 パッド電極開口部、25 モールド樹脂、60 層間絶縁膜、65 ワイヤ、66, 67, 106, 107 荷重または衝撃力、68 角部、69 クラック、150, 240 下側突出部、200 第4の金属 (Al) 配線層、200 a 下敷膜、200 b アルミニウム合金膜、200 c

反射防止膜、201 上側電極層、250 下側電極層、251 接続孔、300, 310, 320, 330, 340 応力緩衝用金属 (Cu) 層、301, 311, 321, 331, 341 応力緩衝用絶縁壁、400, 401, 402, 410, 420, 430, 440, 450 応力緩衝用突出部。

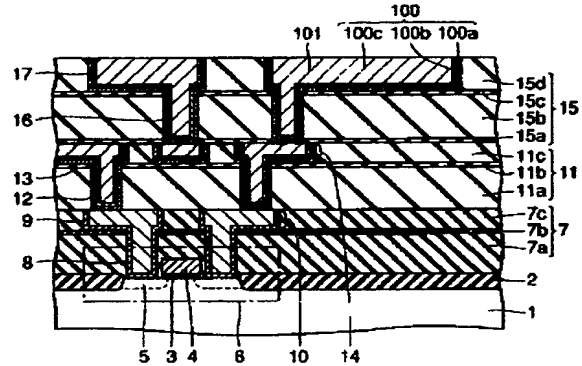
【図1】



【図3】

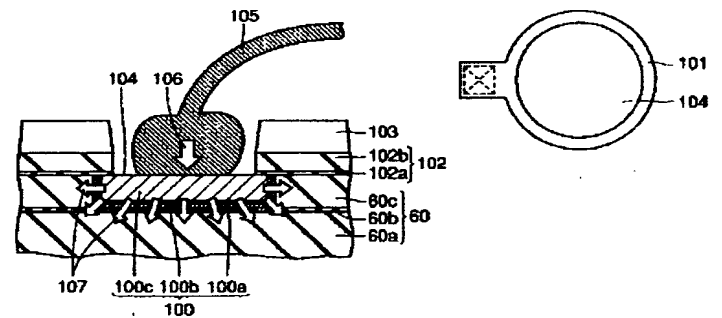


【図2】



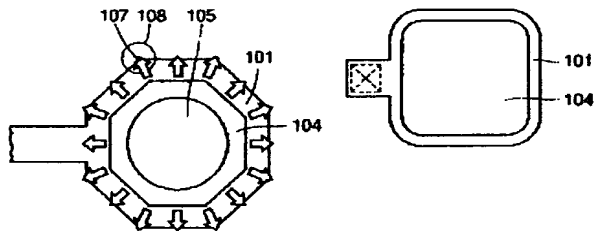
【図4】

【図8】



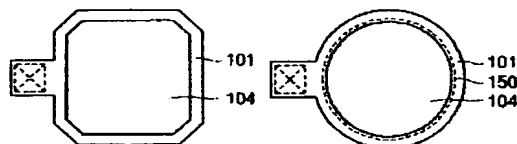
【図5】

【図9】

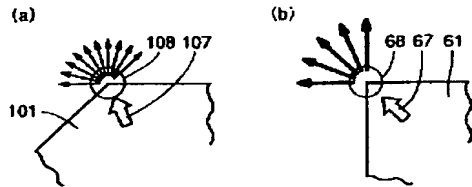


【図10】

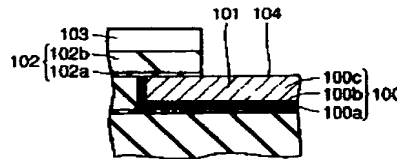
【図15】



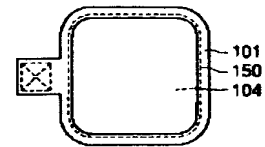
【図 6】



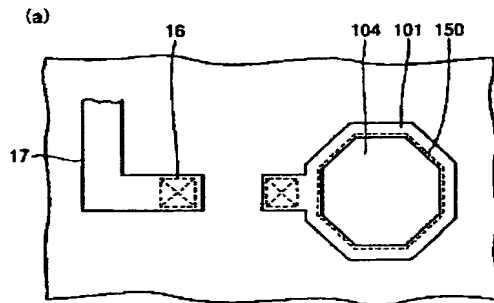
【图7】



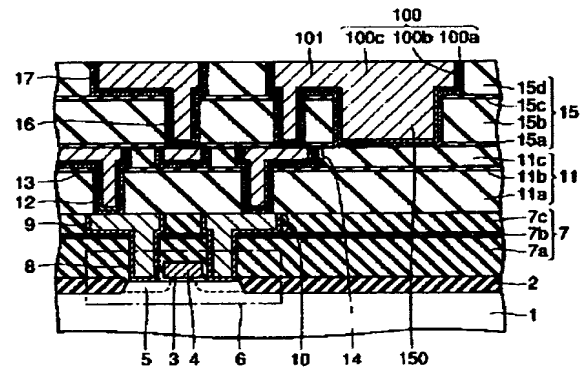
【図 16】



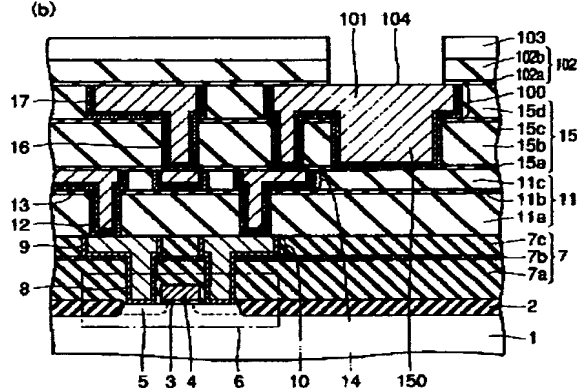
【図 1 1】



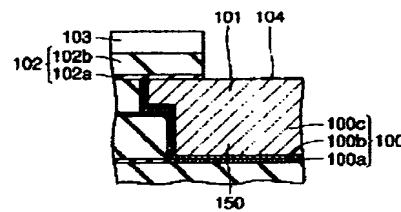
【図 1 2】



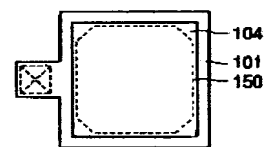
(b)



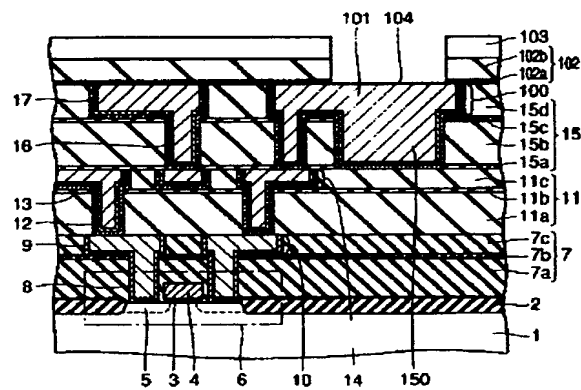
【図 14】



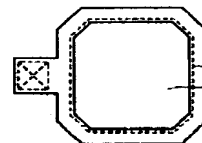
【図18】



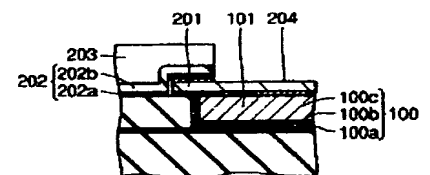
【図 13】



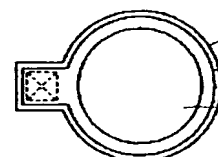
【図 17】



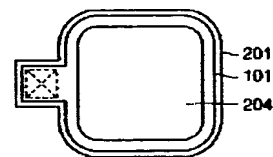
【图 22】



【图 23】

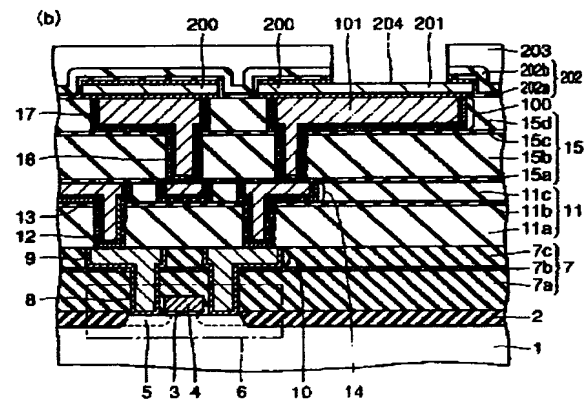
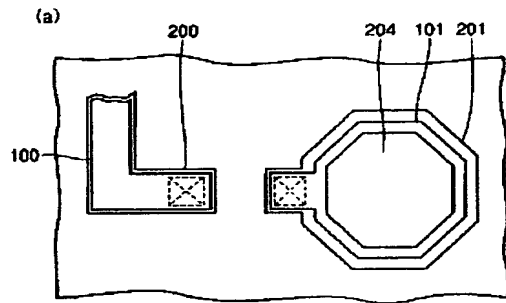


【図 24】

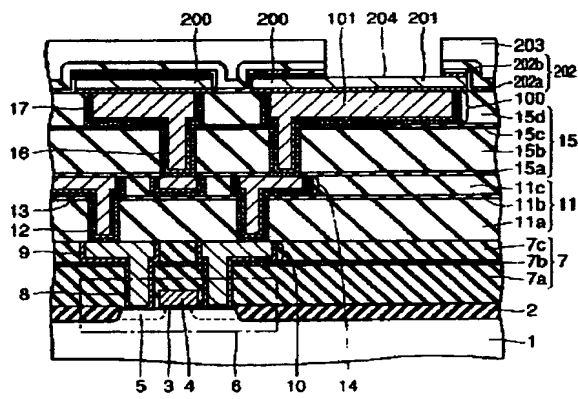




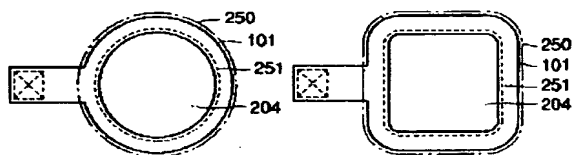
【図19】



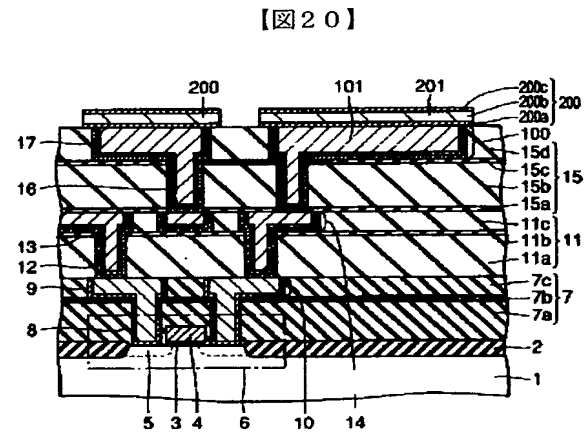
【図21】



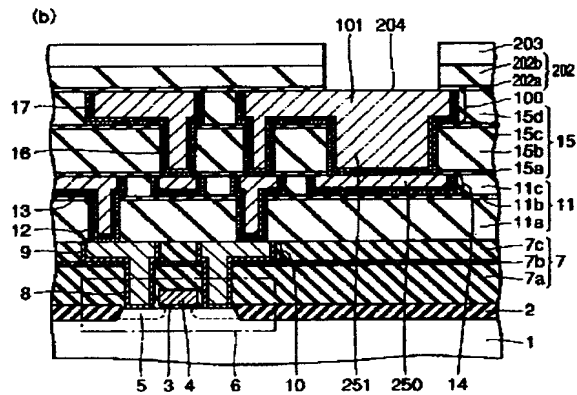
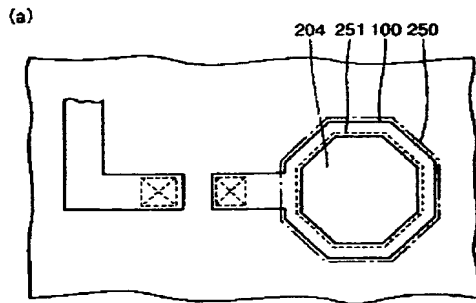
【図32】



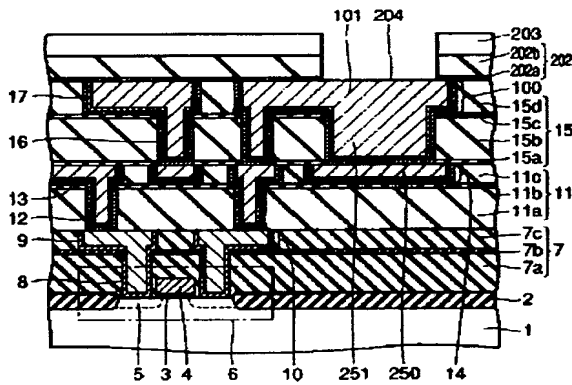
【図33】



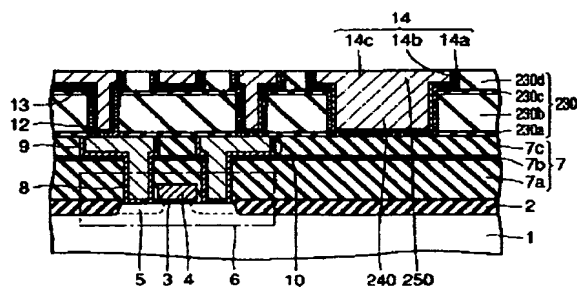
【図27】



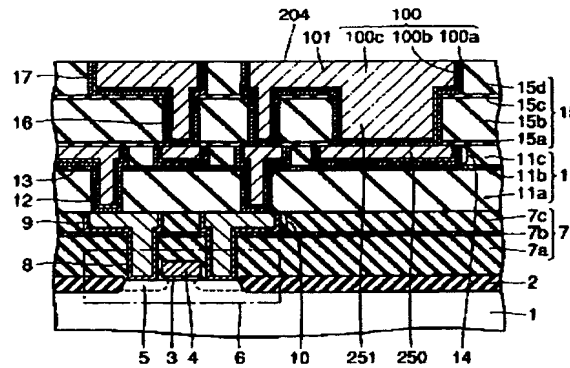
【図30】



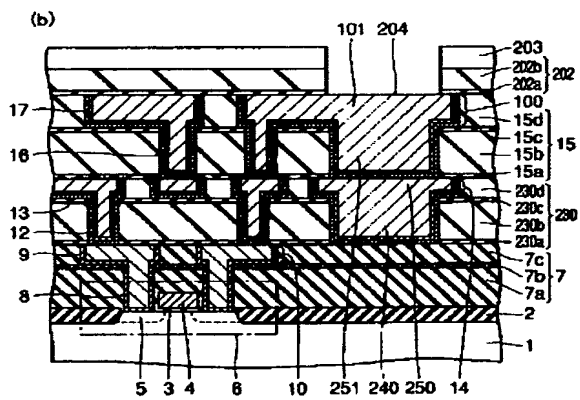
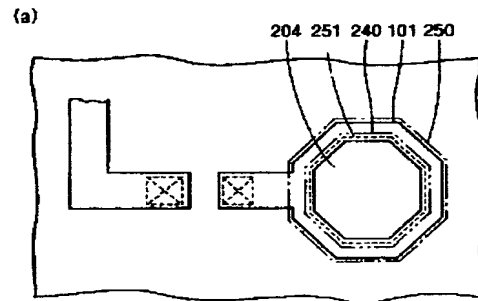
【図37】



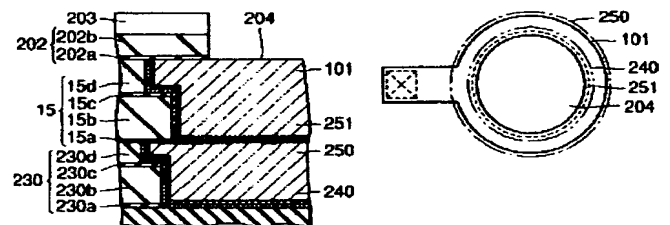
【図29】



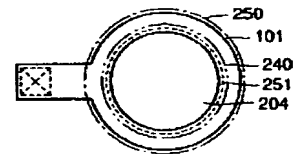
【図36】



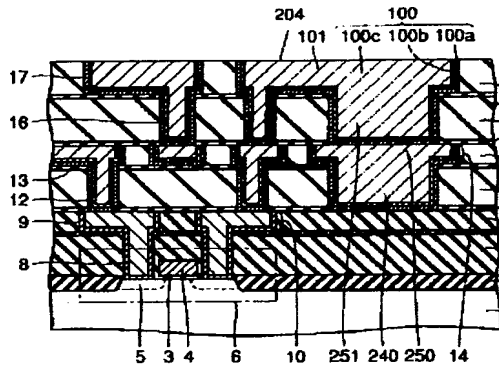
【図40】



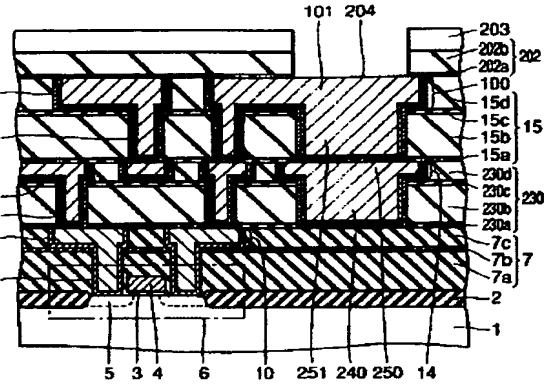
【図41】



【図38】

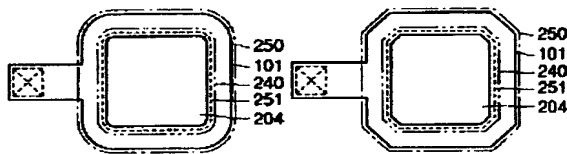


【図39】



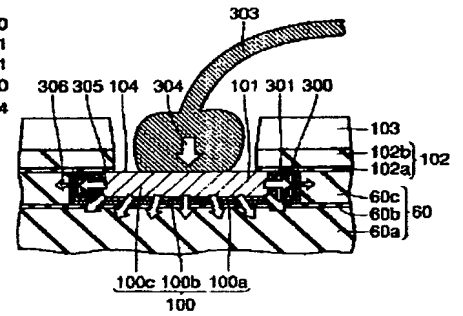
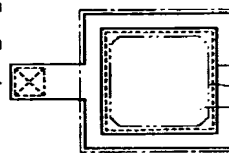
【図42】

【図43】

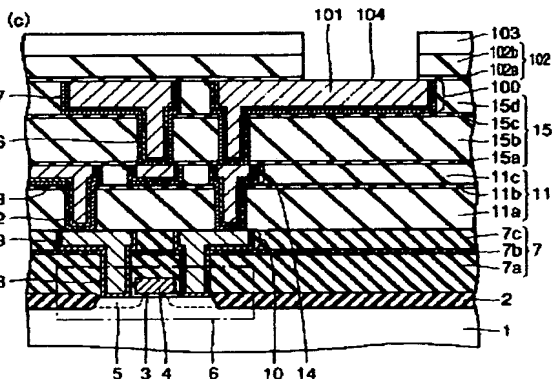
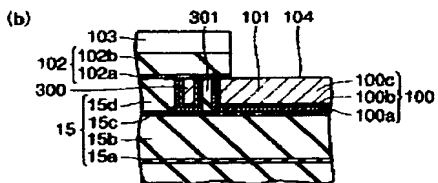
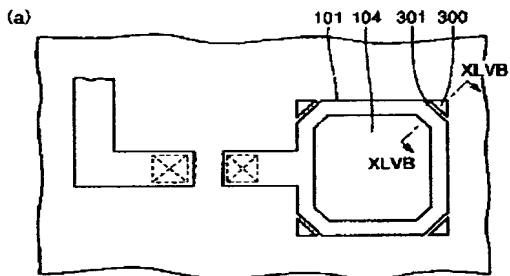


【図44】

【図46】

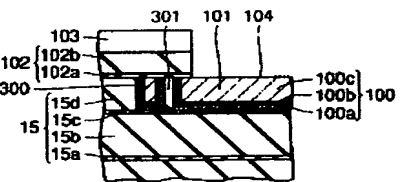
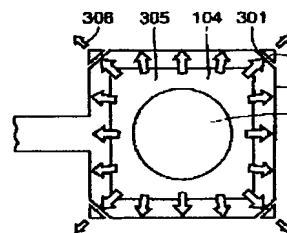


【図45】



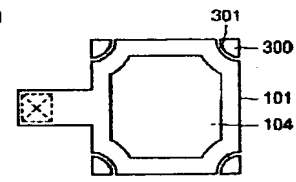
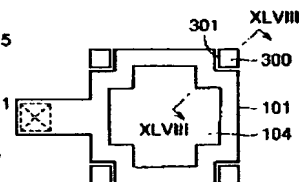
【図47】

【図48】

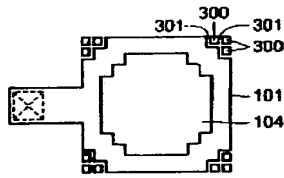


【図49】

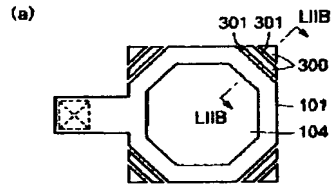
【図50】



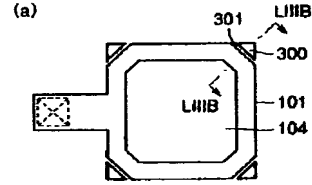
【図51】



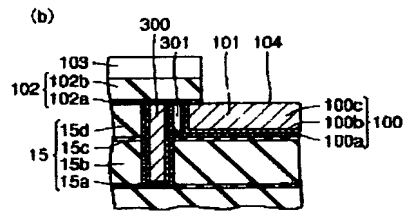
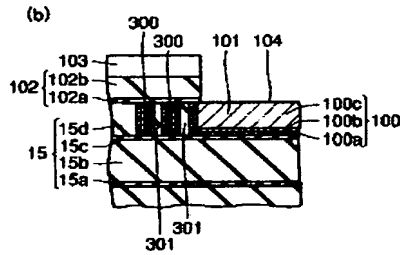
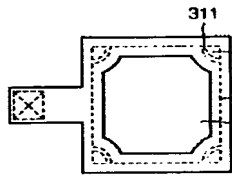
【図52】



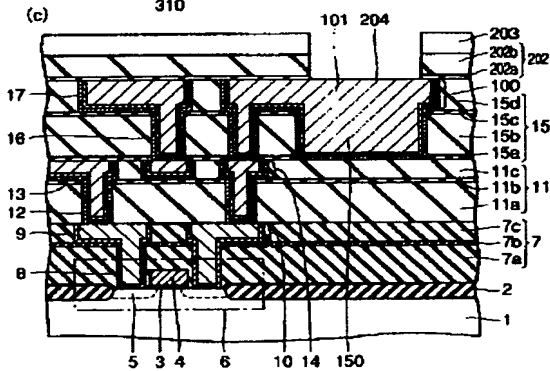
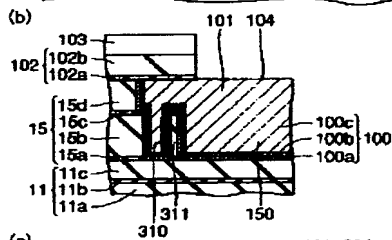
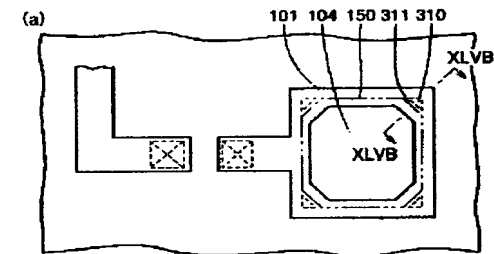
【図53】



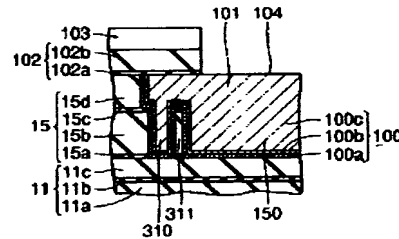
【図57】



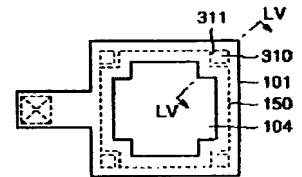
【図54】



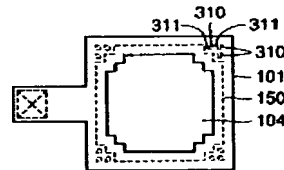
【図55】



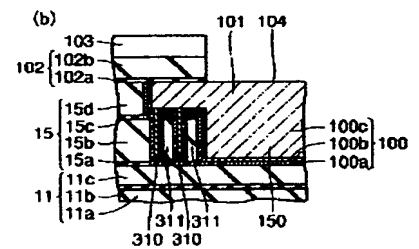
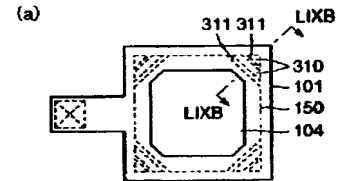
【図56】



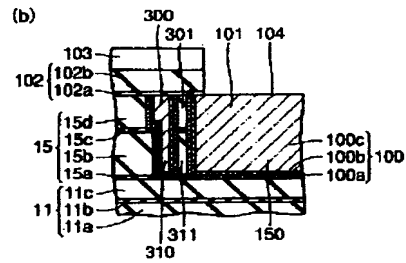
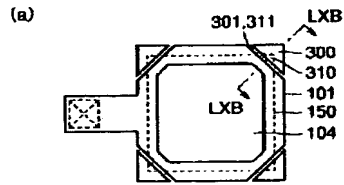
【図58】



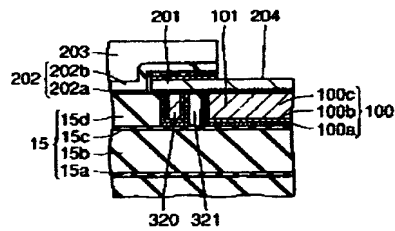
【図59】



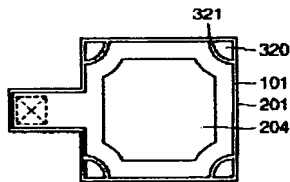
【図60】



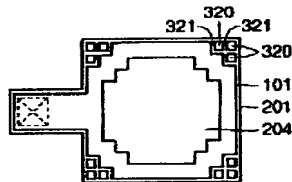
【図62】



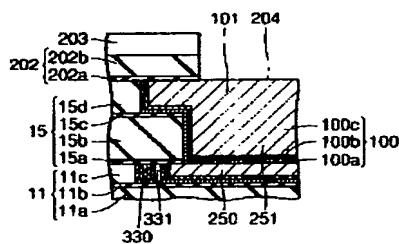
【図64】



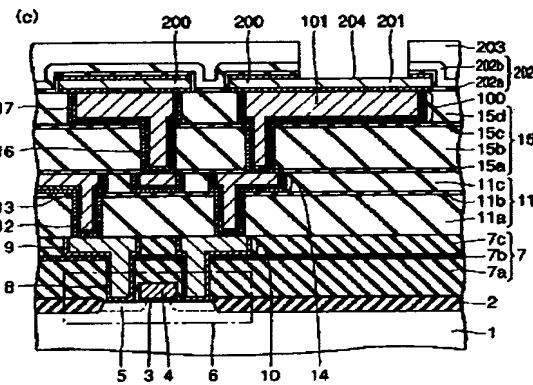
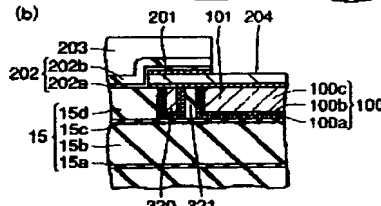
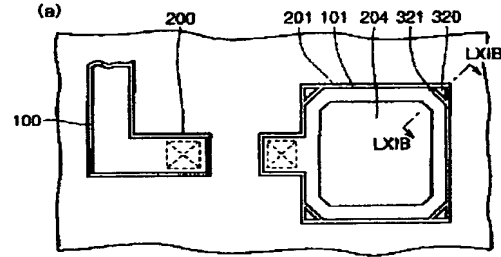
【図65】



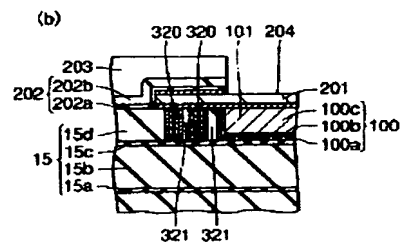
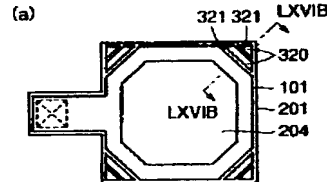
【図69】



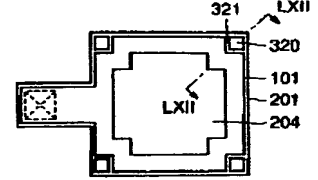
【図61】



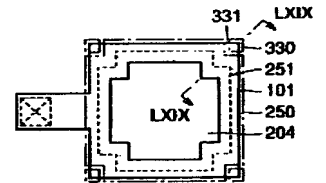
【図66】



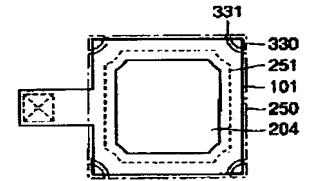
【図63】



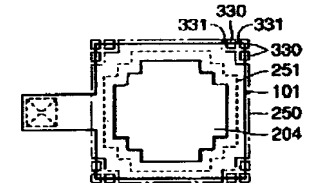
【図70】



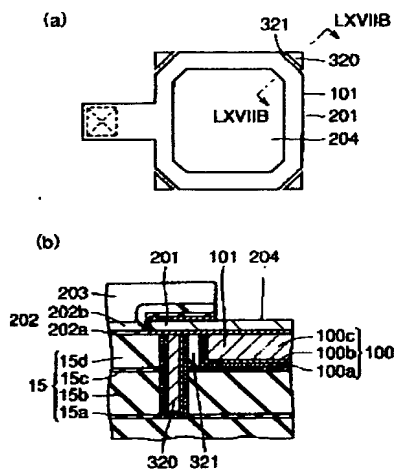
【図71】



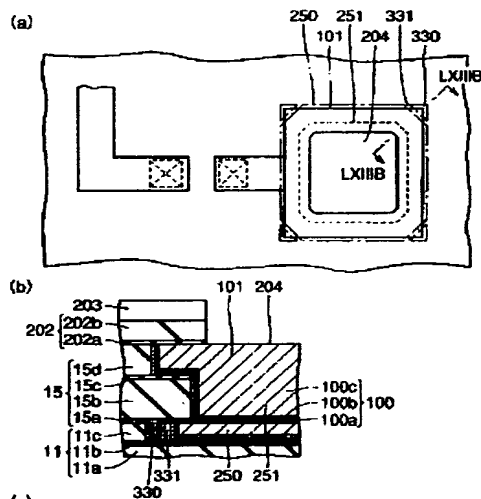
【図72】



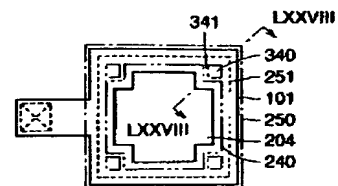
【図 67】



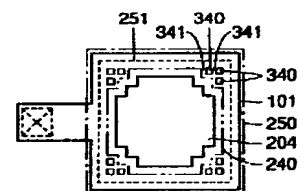
【図 68】



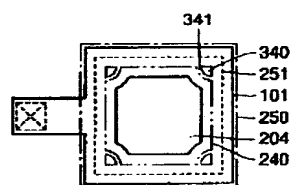
【図 79】



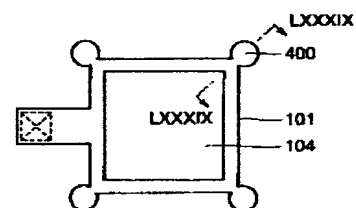
【図 81】



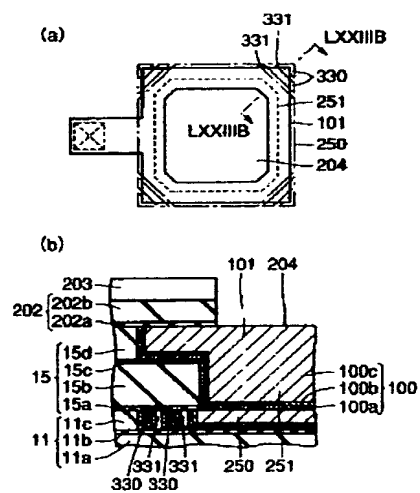
【図 80】



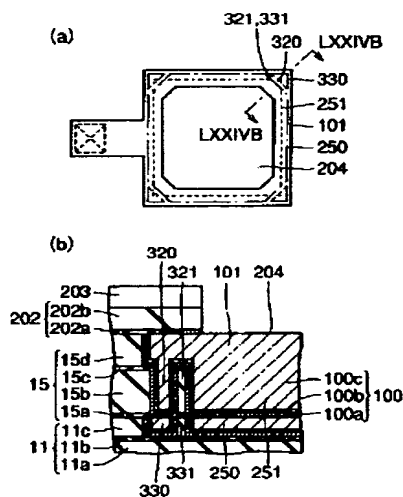
【図 90】



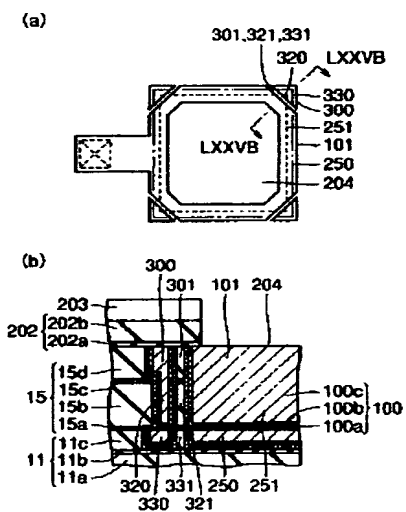
【図 73】



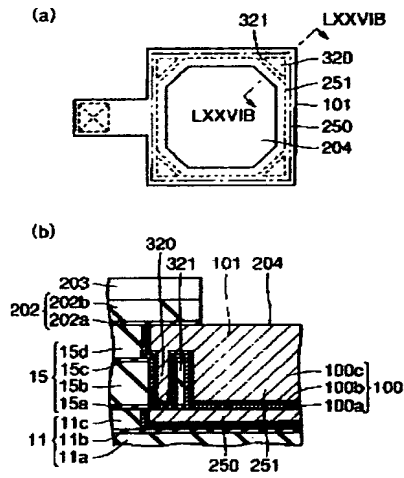
【図 74】



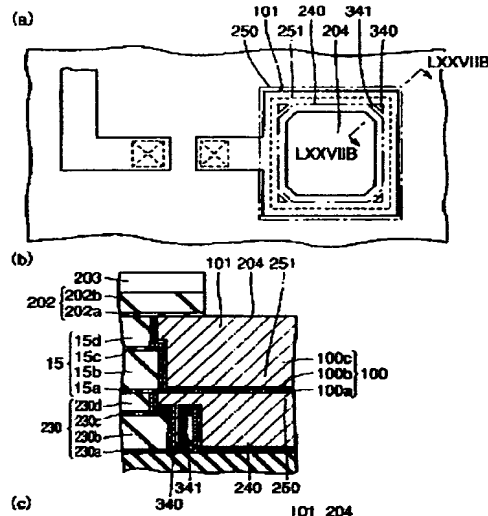
【図 75】



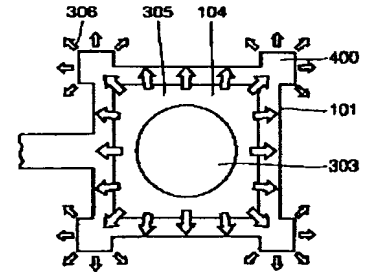
【図 7 6】



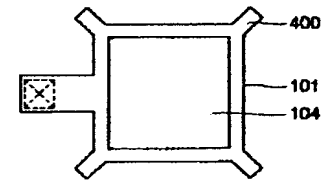
【図 7 7】



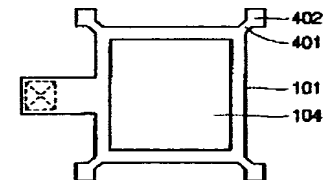
【図 8 8】



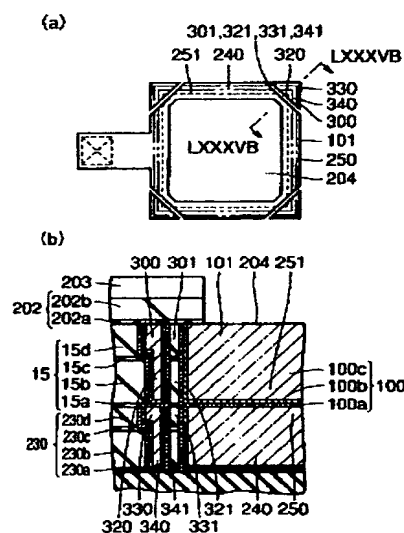
【図 9 1】



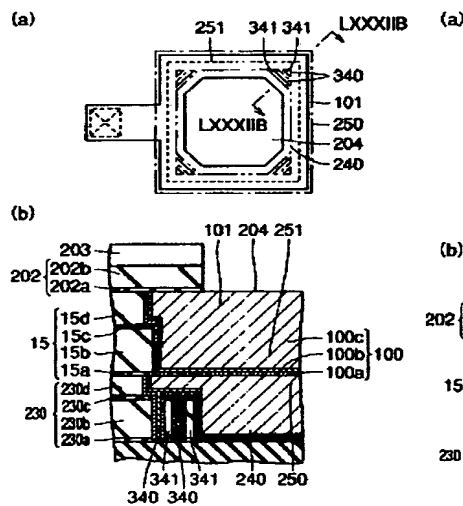
【図 9 2】



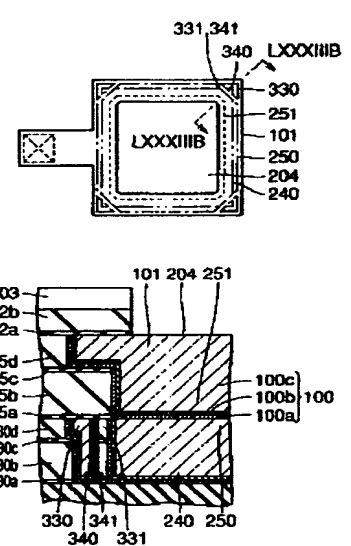
【図 8 5】



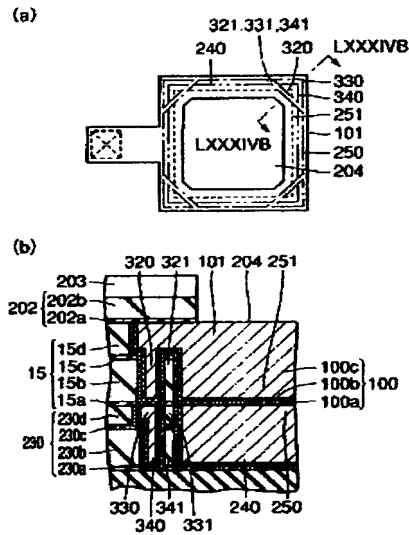
【図 8 2】



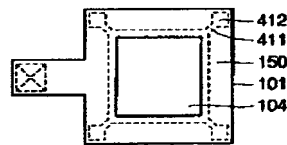
【図 8 3】



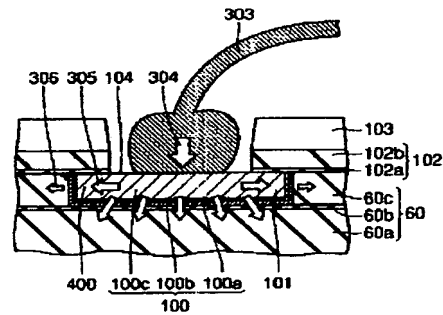
【図84】



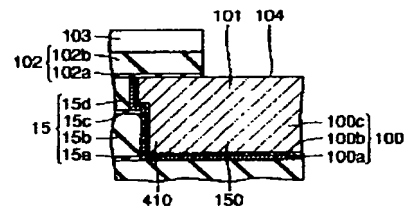
【図98】



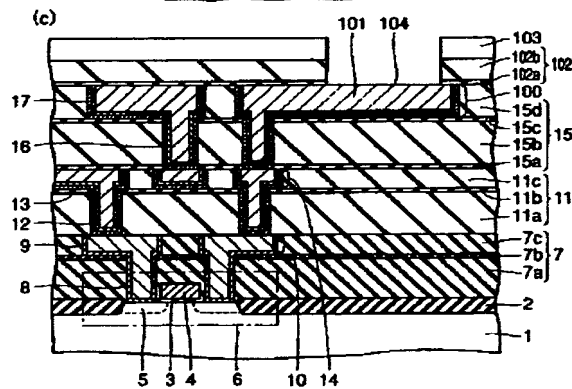
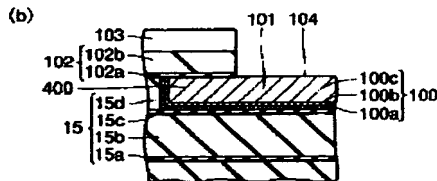
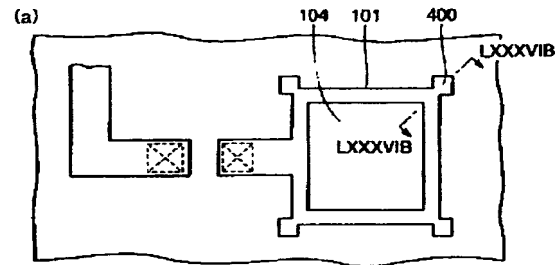
【図87】



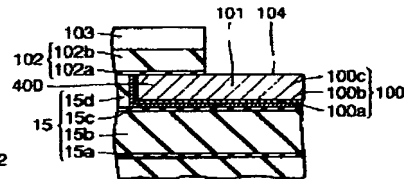
【図95】



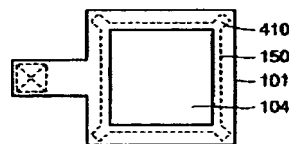
【図86】



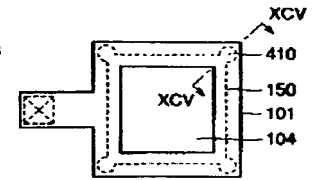
【図89】



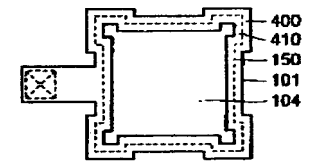
【図97】



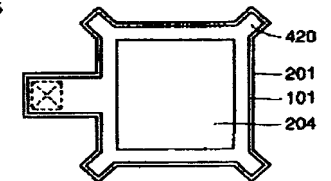
【図96】



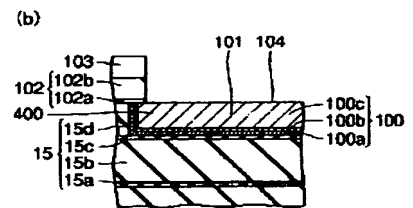
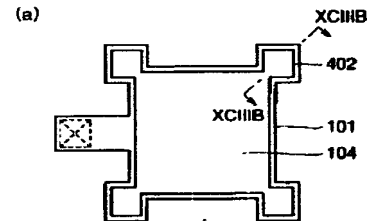
【図100】



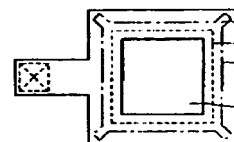
【図104】



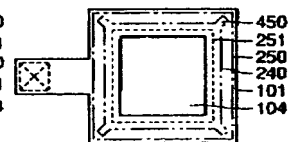
【図93】



【図111】

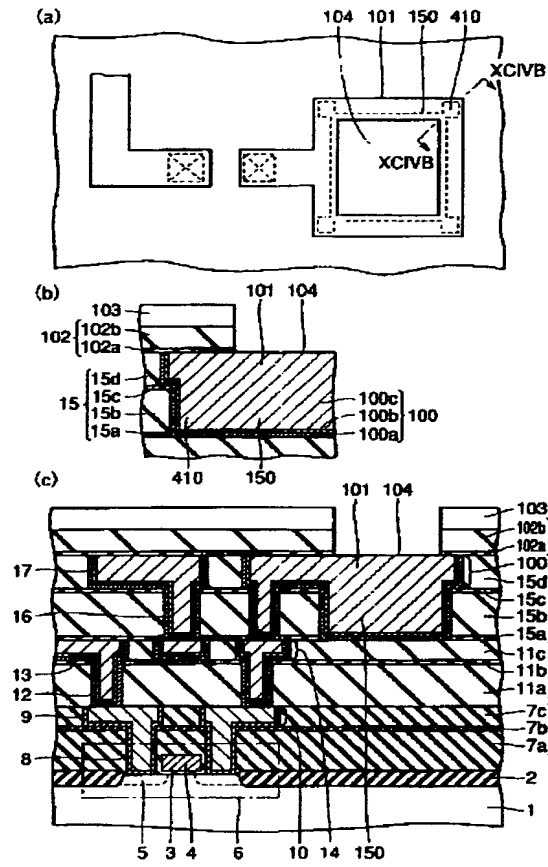


【図118】

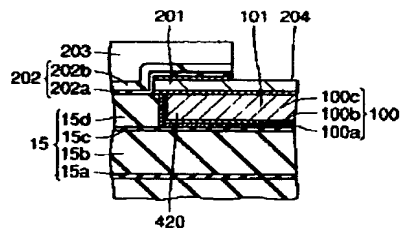




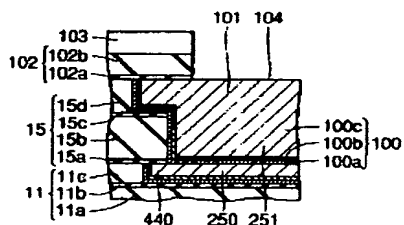
【図94】



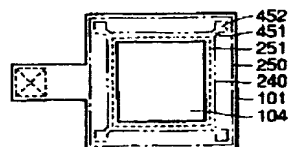
【図102】



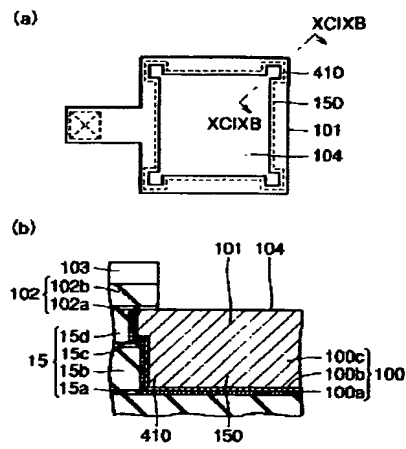
【図109】



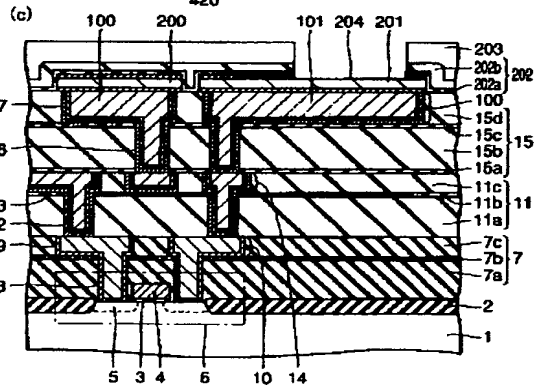
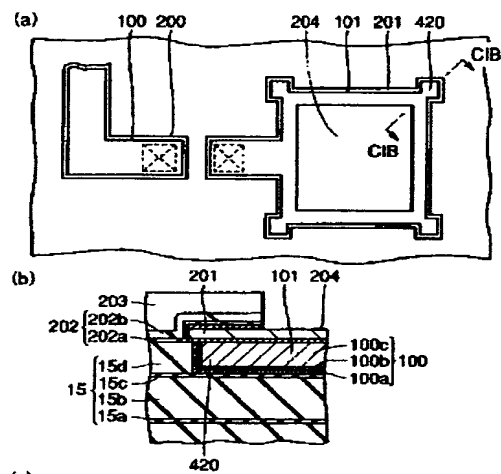
【図119】



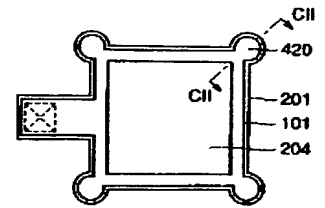
【図99】



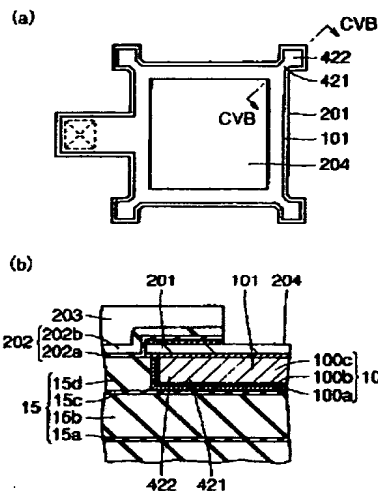
【図101】



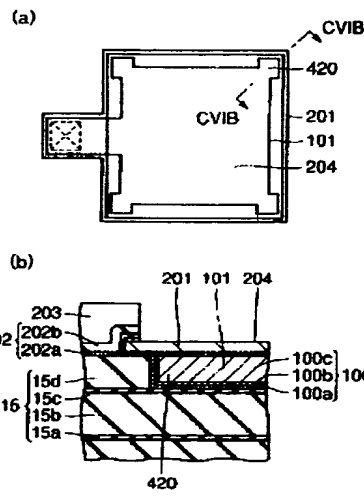
【図103】



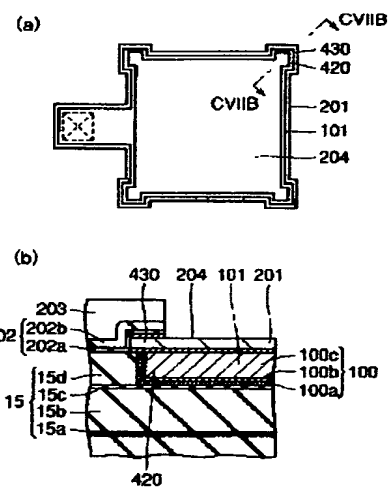
【図105】



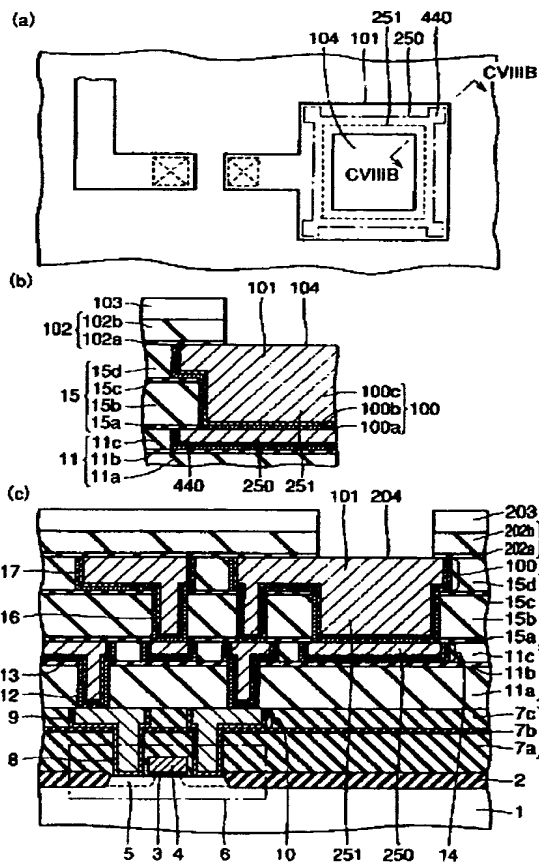
【図106】



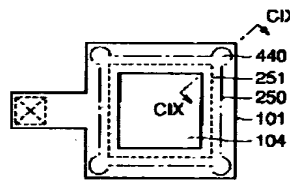
【図107】



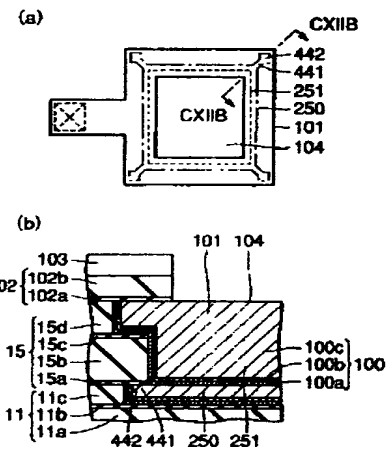
【図108】



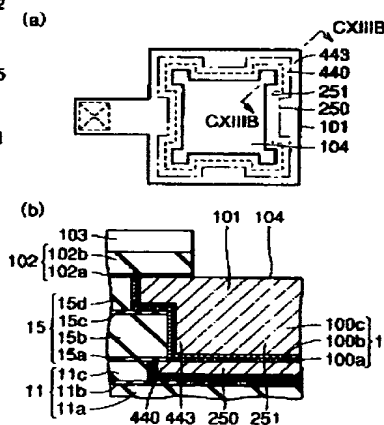
【図110】



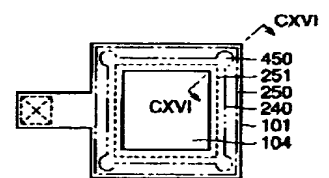
【図112】



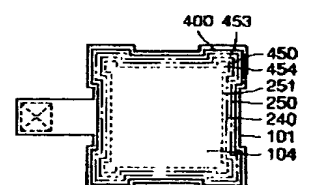
【図113】



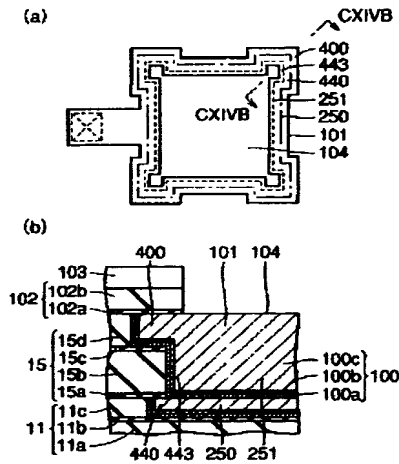
【図117】



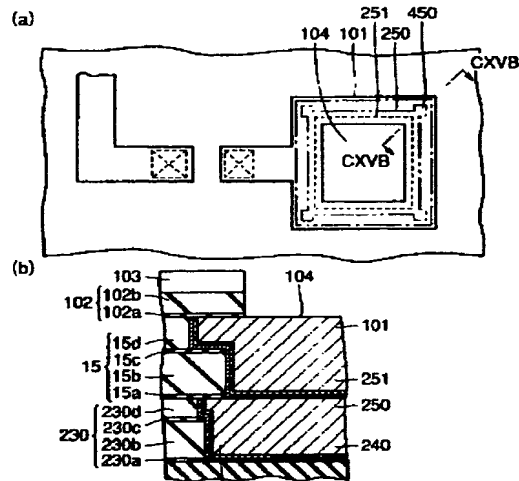
【図121】



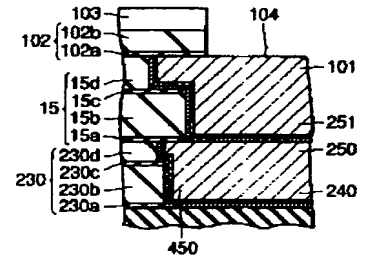
【図114】



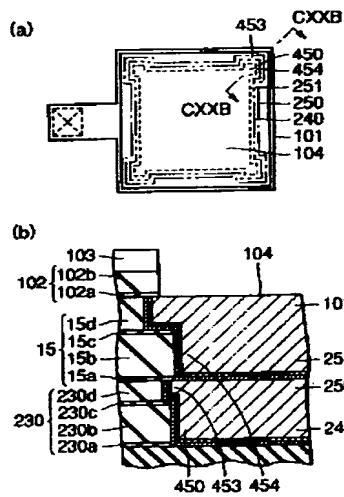
【図115】



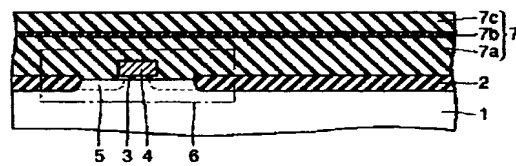
【図116】



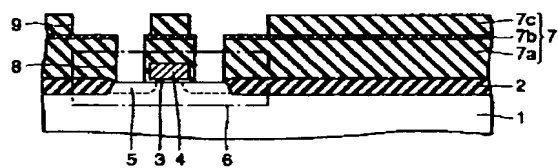
【図120】



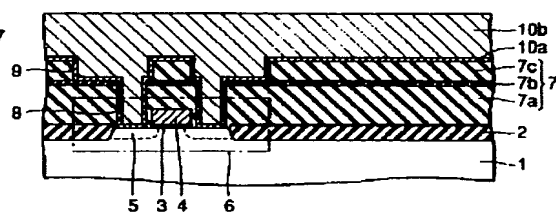
【図123】



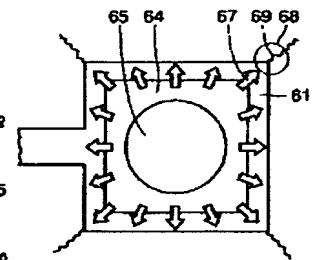
【図124】



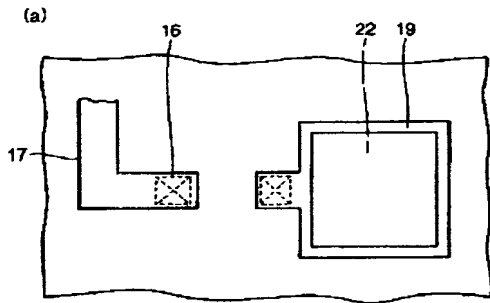
【図125】



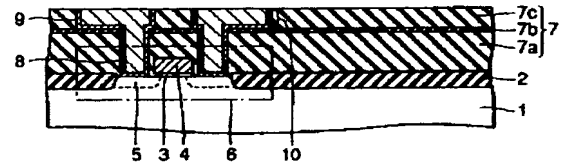
【図135】



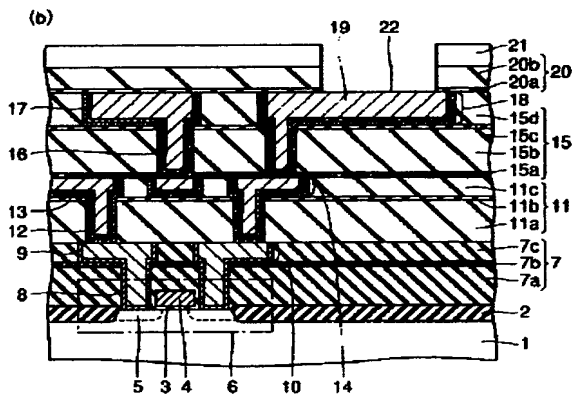
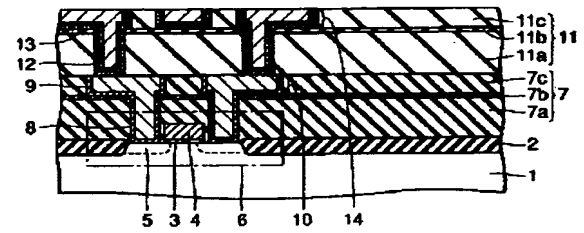
【図122】



【図126】

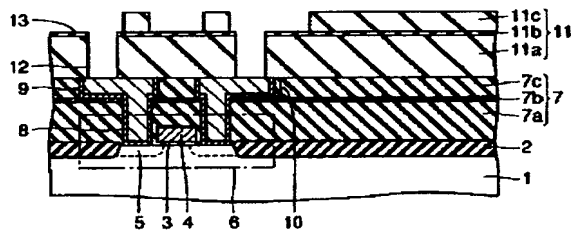
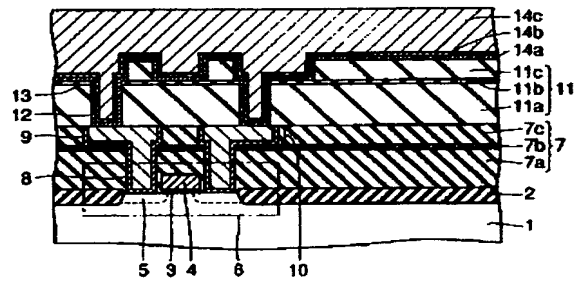


【図129】



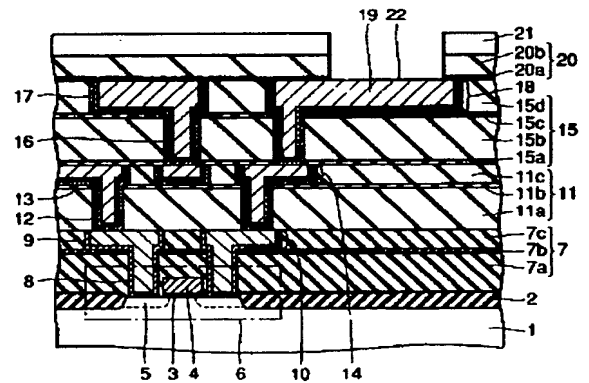
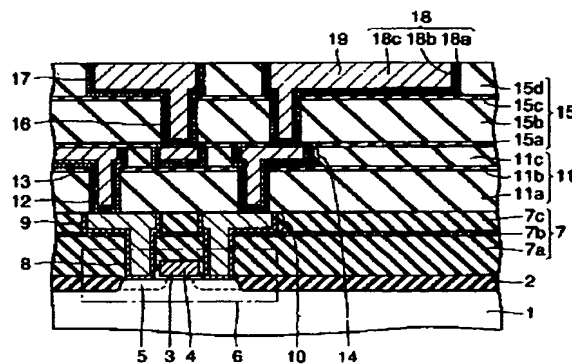
【図127】

【図128】

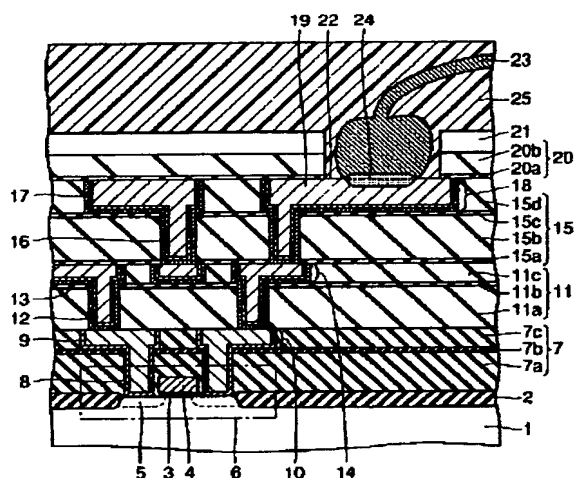


【図130】

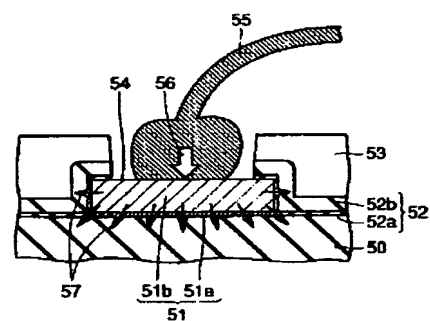
【図131】



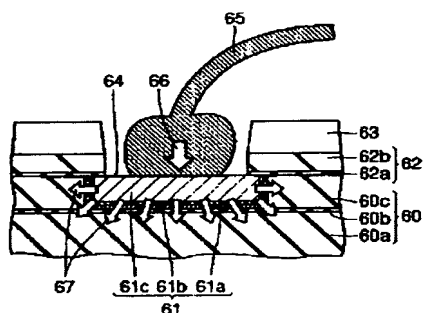
【図132】



【図133】



【図134】



フロントページの続き

(72)発明者 竹若 博基  
東京都千代田区丸の内二丁目2番3号 三  
菱電機株式会社内

F ターム(参考) 5F033 HH09 HH11 HH18 HH21 HH32  
HH33 JJ01 KK11 KK18 KK21  
KK32 KK33 MM02 MM21 PP06  
PP14 PP27 QQ03 QQ37 QQ48  
RR04 RR06 SS15 TT02 VV07  
WW00 XX17  
5F044 EE01 EE04 EE06 EE11 EE21  
QQ06 RR08